



Sistemas Digitales Programables.

Microprocesadores,
Microcontroladores y
Procesadores Avanzados

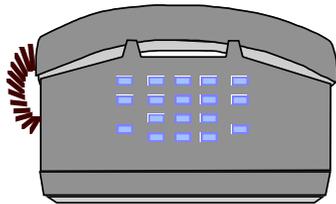
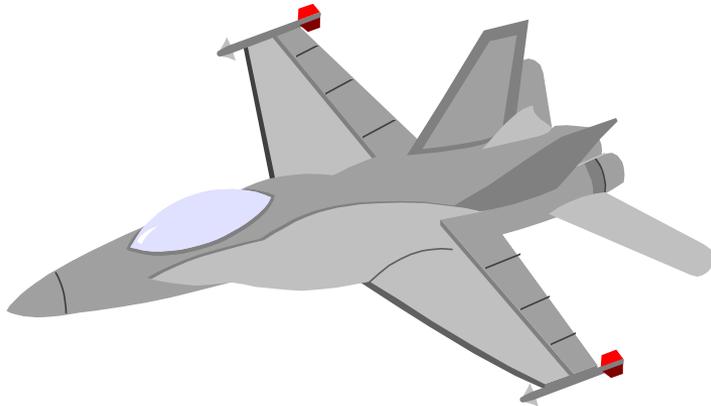
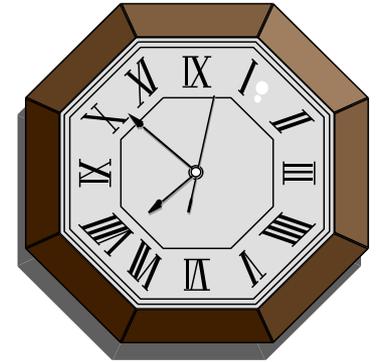
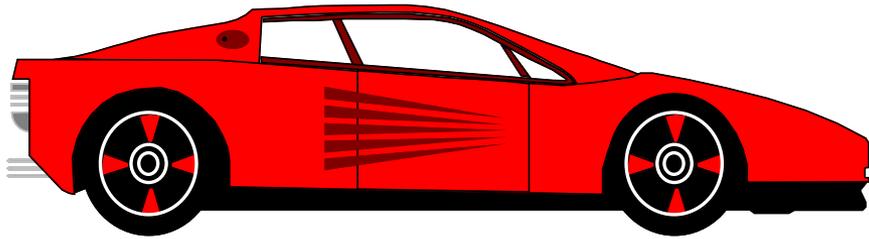


Indice

1. Introducción
 - ◆ Conceptos básicos.
2. Computadores
 - ◆ Estructura y evolución.
3. Sistemas Empotrados
4. Elementos de un sistema digital programable
 - ◆ Memorias.
5. Microprocesadores y Microcontroladores
6. Mejora de los SSDD programables
 - ◆ Evolución Tecnológica
 - ◆ Jerarquías: de memoria y de buses
 - ◆ Segmentación: arqs. Von-Neumann y Harvard
 - ◆ Ejemplos finales



1.Introduction: What is a system?





1. Introduction

A system is characterized because it ...

- Interacts with the environment
- Is divided into three stages:
 - ◆ Input
 - ◆ Processing
 - ◆ Output



1.Introduction. Digital Electronic Systems

- The processing is based on:
 - Combinational logic and sequential circuits
 - Microprocessors
 - Microcontrollers
 - Digital Signal Processors (DSP)
 - Programmable logic circuits
 - Programmable Logic Controllers (PLC's)
 - *Used for automation of electromechanical processes*

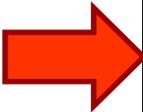


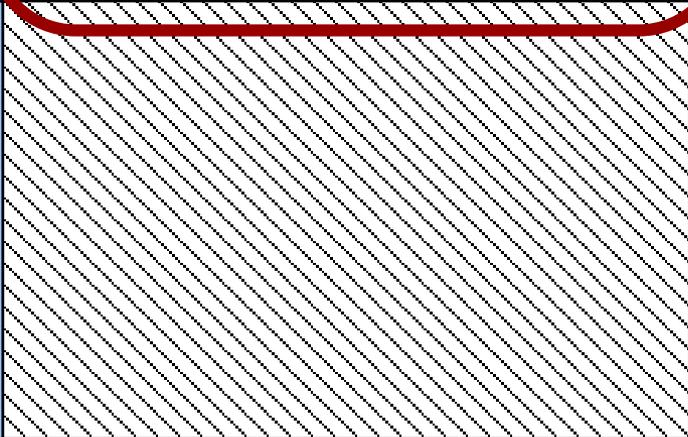
1. Processing systems classification

	DO NOT CONTROL	DO CONTROL / REAL TIME
NO EMBEDDED	<p>Supercomputers Servers Workstations Personal computers Calculator</p> <p><i>Scientific calculation Management (accounting, etc.) Databases</i></p>	<p>Specific computers Personal Computers+ I/O boards PLCs Digital regulators</p> <p><i>Industrial Control Fly simulators Robotics</i></p>
EMBEDDED		<p>Microprocessors-based boards + I/O boards + VME bus PC's + I/O boards + ISA bus Microcontrollers</p> <p><i>Appliances Aeronautics Mobile robotics Mobile phone</i></p>



1. Processing systems classification



	DO NOT CONTROL	DO CONTROL / REAL TIME
NO EMBEDDED	<p>Supercomputers Servers Workstations Personal computers Calculator</p> <p><i>Scientific calculation Management (accounting, etc.) Databases</i></p>	<p>Specific computers Personal Computers+ I/O boards PLCs Digital regulators</p> <p><i>Industrial Control Fly simulators Robotics</i></p>
EMBEDDED		<p>Microprocessors-based boards + I/O boards + VME bus PC's + I/O boards + ISA bus Microcontrollers</p> <p><i>Appliances Aeronautics Mobile robotics Mobile phone</i></p>



2.-Computadores: Arquitectura y Organización

- La **Arquitectura** de un procesador alude a aquellos atributos visibles a los programadores:
 - ◆ Repertorio de instrucciones, número de bits, mecanismos de E/S, modos de direccionamiento.
 - Ejemplo: *¿existen instrucciones de multiplicación?*
- **Organización** se refiere a cómo se han realizado tales características.
 - ◆ Señales de control, interfaces, tecnología de memorias, etc.
 - Ejemplo: *¿Existe una unidad de multiplicación, o ésta se realiza repitiendo adiciones?*
 - ◆ Todos los Intel x86 comparten la misma **arquitectura** básica.
 - De esta manera se tiene '**compatibilidad de código**'
(al menos hacia atrás – **backwards**)
 - ◆ Sin embargo, la **organización** difiere entre las distintas versiones.

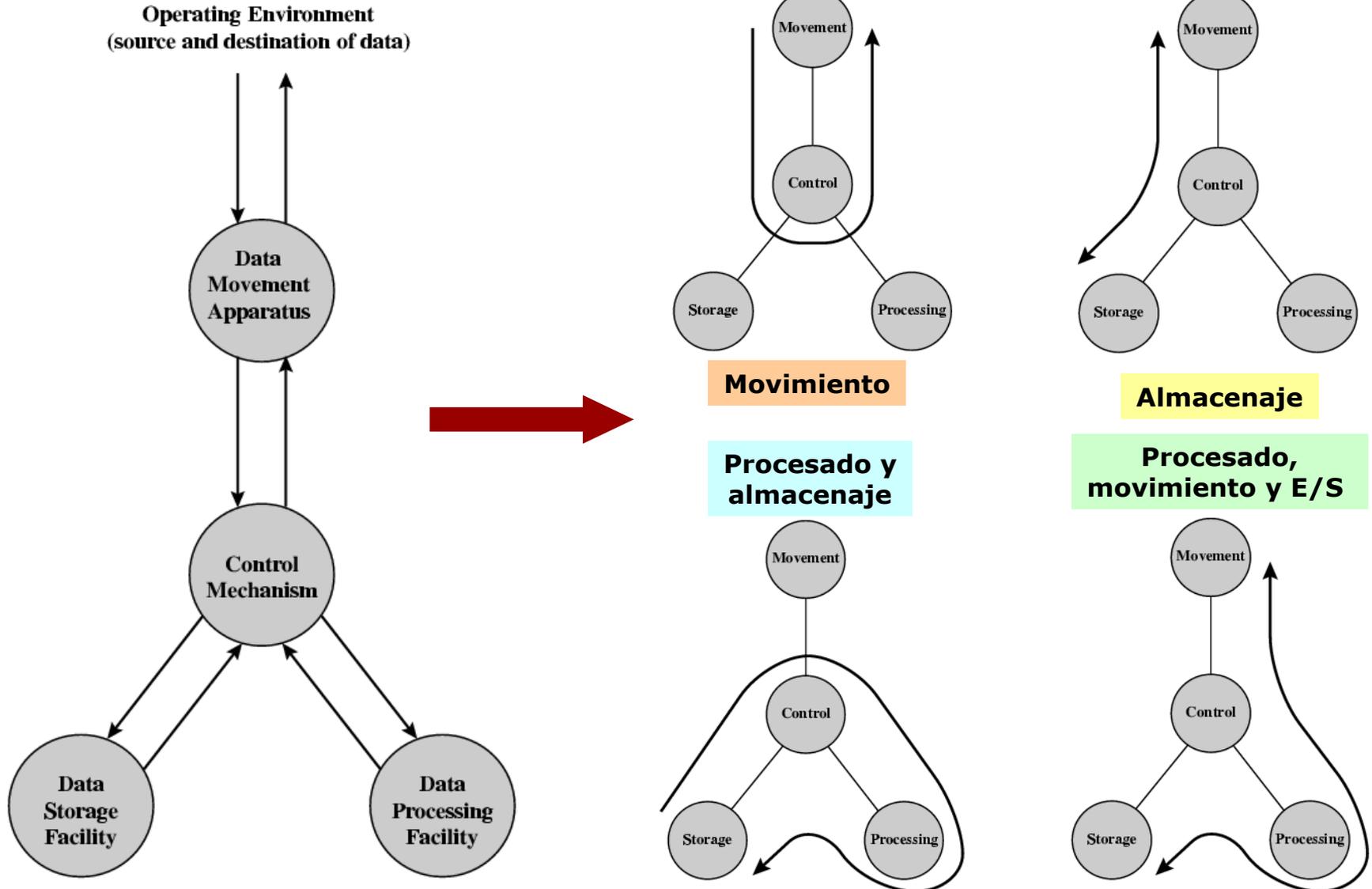


2.-Estructura y Función

- **Estructura** es la forma en la cual los componentes del procesador se relacionan entre si.
- **Función** es la operación de los componentes individuales, como parte de la estructura anterior.
- Las funciones que realizan todos los computadores son:
 - ◆ Proceso de datos.
 - ◆ Almacenamiento de datos.
 - ◆ Movimiento de Datos.
 - ◆ Control.



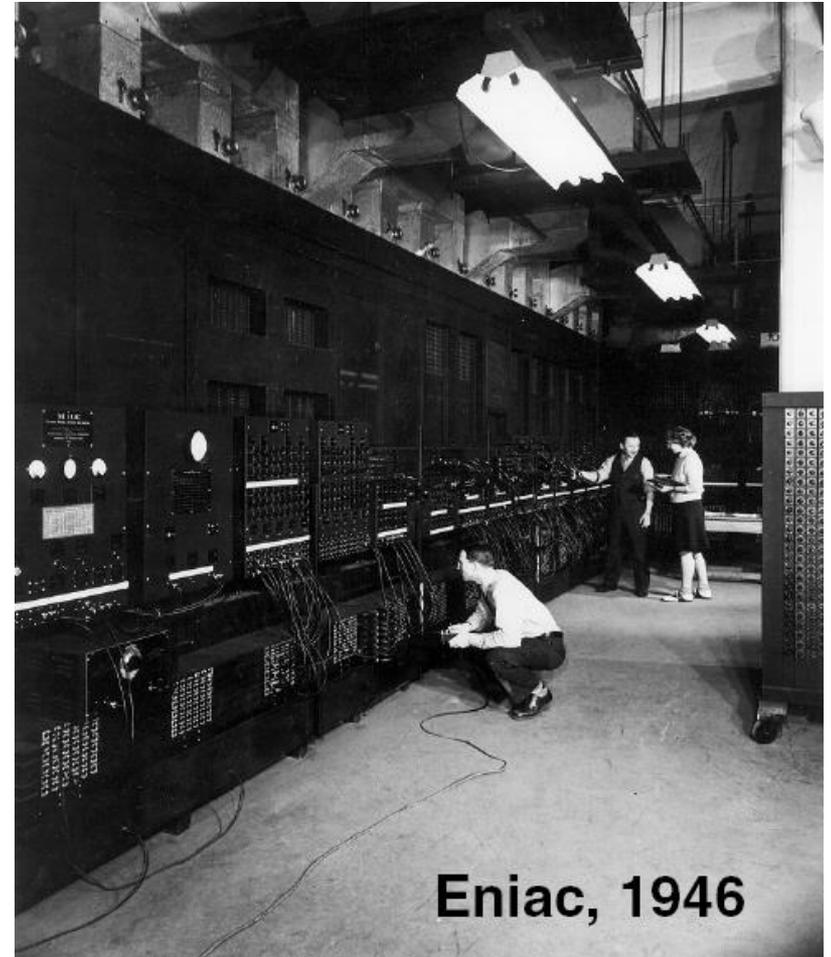
2.-Enfoque funcional de un procesador





2.-Evolución de los computadores

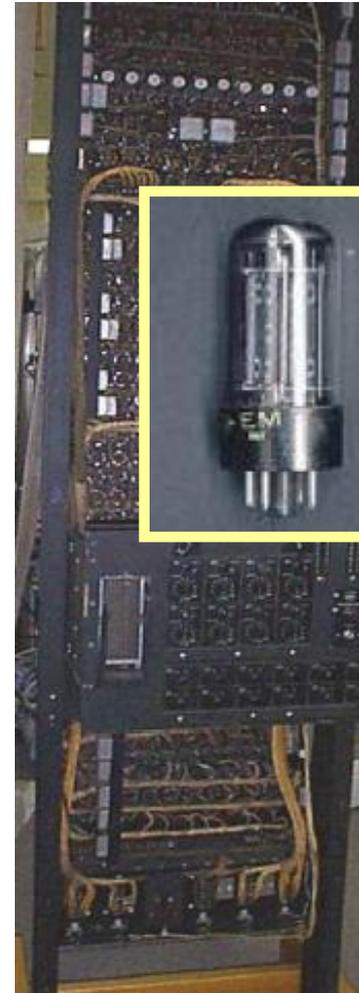
- Primer ordenador electrónico **ENIAC**:
 - Electronic Numerical Integrator And Computer
- ◆ Diseñado por el equipo de Eckert and Mauchly,
 - University of Pennsylvania.
- ◆ Objetivo:
 - elaborar tablas de trayectorias para artillería (II Guerra M.).
- ◆ Inicio en 1943,
- ◆ Finalización en 1946
 - *idemasiado tarde para el objetivo planteado!*





2.-Evolución de los computadores (II)

- Primer ordenador electrónico **ENIAC**:
 - Electronic Numerical Integrator And Computer
 - ◆ En uso entre 1946 y 1955
 - ◆ Otros datos:
 - 18.000 tubos de vacío, 70.000 resistores, 10.000 condensadores.
 - 6.000 conmutadores mecánicos (*switches*).
 - Dimensiones aproximadas: 10 x 16 metros. Peso de 30 Toneladas
 - 140kW de consumo de potencia.
 - Formato de números: en decimal.
 - 30 acumuladores de 10 dígitos. Capaz de hacer 5.000 sumas por segundo.
 - Programación manual mediante los *switches*.





2.-IAS: von Neumann y Goldstine

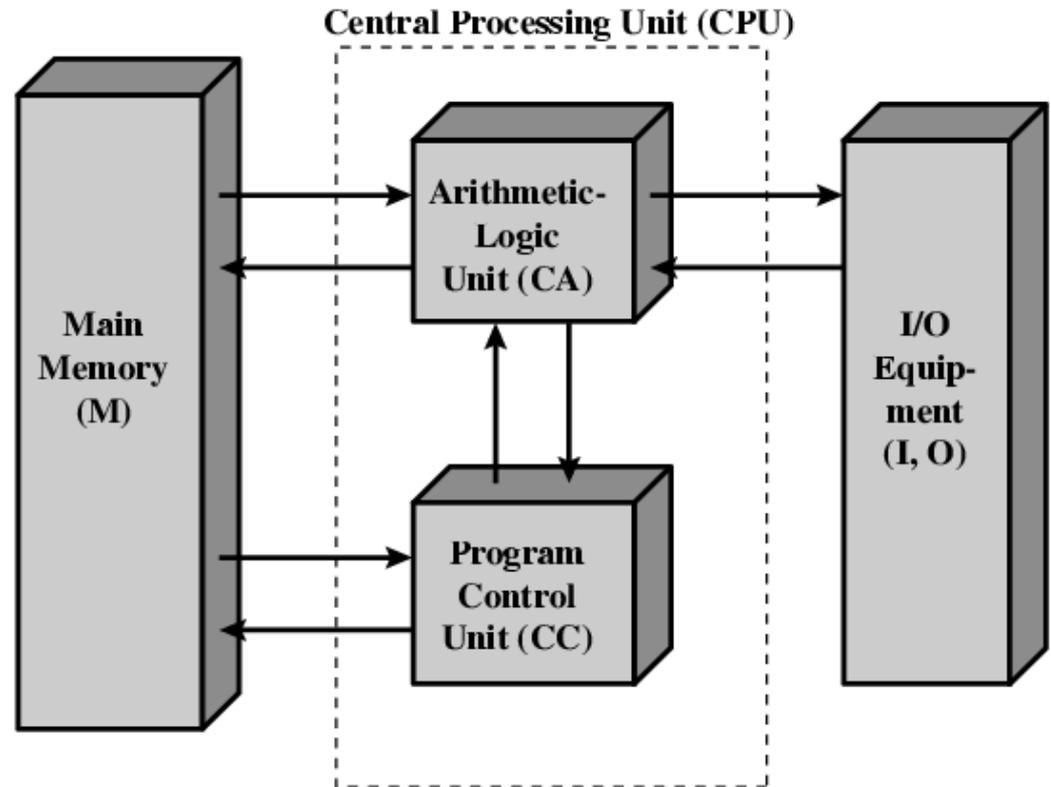
- **IAS:** Princeton Institute for Advanced Studies
- A partir de ENIAC, se desarrolla la idea del programa almacenado en memoria, junto con los datos.
 - ◆ Esta arquitectura recibe el nombre de 'Von Neumann'
 - ◆ Sirve de base al resto de generaciones de procesadores.
- Características de IAS:
 - ◆ Instrucciones y datos en la misma memoria Rd/Wr.
 - ◆ Ejecución secuencial del programa
 - ◆ ALU operando sobre datos binarios
 - ◆ La unidad de control interpreta las instrucciones de la memoria y las ejecuta
 - ◆ Unidades de Entrada/Salida, operadas por la Unidad de Control
 - ◆ Finalizada en 1952

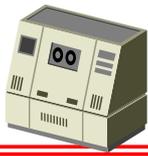


2.-Estructura de la máquina de von Neumann

- **IAS:** Elementos básicos → CPU, Memoria, unidades E/S

- 1000 words de 40 bit
 - ◆ Números binarios
- Registros de la CPU
 - ◆ Memory Buffer Register
 - ◆ Memory Address Register
 - ◆ Instruction Register
 - ◆ Instruction Buffer Register
 - ◆ Program Counter
 - ◆ Acumulador
 - ◆ Coeficiente multiplicador





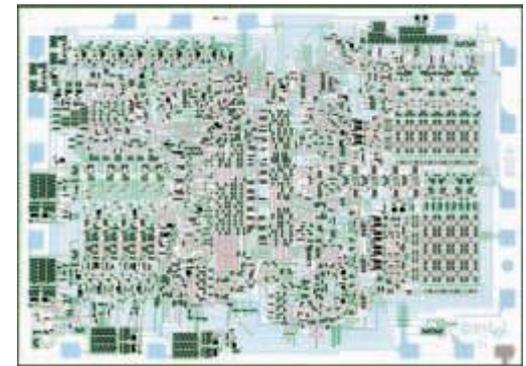
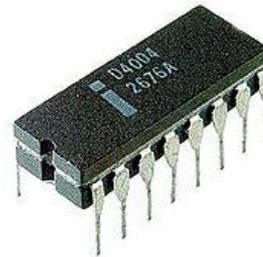
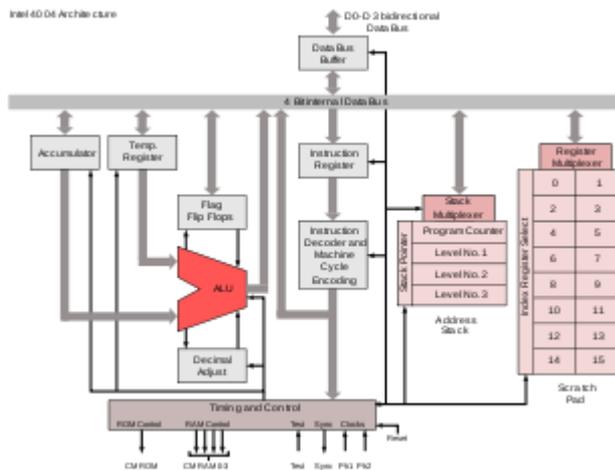
2.-Generaciones de ordenadores (*mainframes*)

Generación	Ejemplos	Hardware	Software	Prestaciones
1 1943-1964	ENIAC, UNIVAC I, IBM-700	Tubos de vacío, tambores magnéticos	Código máquina, programas almacenados.	Memoria: 2kB 10 KIPS
2 1958-1964	IBM-7094	Transistores, memorias de ferrita.	Lenguajes de alto nivel.	Memoria: 32kB 200 KIPS
3 1964-1974	IBM-360/370 PDP-11	IC's, memorias de semiconductor, microprocesadores.	Tiempo compartido, gráficos, programación estructurada.	Memoria: 2kB 5 MIPS
4 1974-1990	IBM-3090 Cray XMP IBM PC	Circuitos VLSI, redes, discos ópticos.	Lenguajes orientados a objetos; programas empaquetados. Sistemas expertos.	Memoria: 2MB 30 MIPS
5 1990-??	Sun SPARC, etc.	Circuitos ULSI, semiconductores de GaAs, paralelismo.	Procesamiento simbólico; lenguajes paralelos. Inteligencia Artificial.	Memoria: 64MB 10 GFLOPS



2.-De los *mainframes* a los microprocesadores

- La evolución tecnológica permite la integración de una CPU (ALU + registros) en un solo chip: el uP.
 - ◆ Intel 4004 (año 1971)
 - CPU de 4 bits, arquitectura Von Neumann, 2.300 transistores.
 - Contador de programa.
 - Decodificador y secuenciador de instrucciones.
 - ALU, decimal y binaria.
 - 16 registros de propósito general.
 - Control y direccionamiento de memoria externa (4k * 4bit)





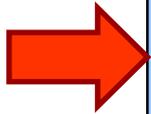
2.-Evolución divergente, necesidades comunes

- Mayores prestaciones \leftrightarrow mayor capacidad de cómputo:
 - ◆ Computadores centrales
 - Proceso masivo de gran cantidad de datos con grandes necesidades de Entradas/Salidas.
 - Múltiples terminales o puestos de trabajo: elaboración de estadísticas, cuentas bancarias, etc.
 - ◆ Supercomputadores
 - Proceso de gran cantidad de datos a gran velocidad.
 - Problemas complejos con múltiples datos interrelacionados: simulaciones de modelos del clima, procesos físico/químicos, etc.
 - ◆ Computadores personales
 - Elementos de cómputo de tamaño para usuarios individuales.
 - Popularización de servicios, aplicaciones y redes.
 - ◆ Sistemas empotrados (*¡la mayoría!*)
 - Aplicaciones específicas: industria, hogar, multimedia, espacio...
 - Sistemas en Tiempo Real: autonomía, interacción con el entorno.



1. Processing systems classification

	DO NOT CONTROL	DO CONTROL / REAL TIME
NO EMBEDDED	<p>Supercomputers Servers Workstations Personal computers Calculator</p> <p><i>Scientific calculation Management (accounting, etc.) Databases</i></p>	<p>Specific computers Personal Computers+ I/O boards PLCs Digital regulators</p> <p><i>Industrial Control Fly simulators Robotics</i></p>
EMBEDDED		<p>Microprocessors-based boards + I/O boards + VME bus PC's + I/O boards + ISA bus Microcontrollers</p> <p><i>Appliances Aeronautics Mobile robotics Mobile phone</i></p>





3. Breve revisión histórica.

- La evolución de los sistemas empotrados (SSEE), como sistemas automáticos de control, corre pareja con la de las necesidades sociales y las diversas tecnologías disponibles:



El ascensor: 1852. El primer ascensor dotado de elementos de seguridad, y por lo tanto válido para personas, fue diseñado por Elisha Graves Otis.

- **1857:** El primer ascensor de pasajeros fue instalado por Otis en Nueva York en 1857. El primer ascensor eléctrico se instaló en 1889.
- **1925:** Primer sistema de control con "memoria" para grupos de ascensores, lo que permitió su automatización y prescindir de los clásicos ascensoristas.
- **1945:** Fallan todos los sistemas de seguridad en el Empire State Building, al incurstarse un avión B25 en el edificio.
- **1950:** Primer sistema protector de pasajeros y puertas en los ascensores.
- **1956:** Se instala el primer ascensor totalmente automático en la sede de la Atlantic Refining Company, en Dallas (EEUU).
- **1979:** Primer sistema de control con **microprocesador** integrado para grupos de ascensores.



3. Breve revisión histórica (ii)

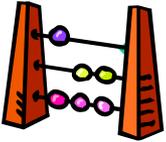


El teléfono: 1876. Primer prototipo viable de Alexander Graham Bell, profesor en la Universidad de Boston.

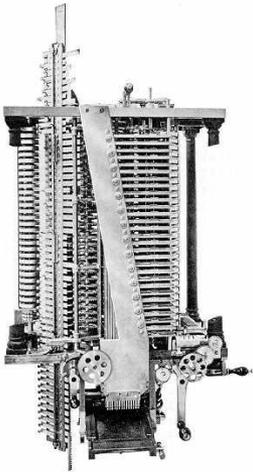
- La primera central telefónica (manual) es de 1878, en New Haven.
- La primera central telefónica automática es de 1892, por Almon B. Strowger en Kansas City
- **1924:** Primera transmisión de imagen por hilo telefónico.
- **1962:** Primer satélite artificial de comunicaciones.
- En **1969**, la Bell Company desarrolla el sistema Unix para sus servidores.
- **1979:** aparecen los primeros sistemas comerciales de telefonía por radio en Tokio, Japón por la compañía NTT. En **1981**, los países nórdicos introdujeron un sistema celular similar.
- **1983:** Motorola comercializa el primer teléfono celular portátil homologado, el DynaTAC 8000X, con unas dimensiones de 33x9x4'5cm y a un precio de sólo 3,995 US\$.
- Generaciones de telefonía móvil:
 - *1G: desde 1979. Teléfonos analógicos de voz.*
 - *2G: hacia 1990. Tecnologías digitales, **GSM**. → 2'5G: **GPRS**.*
 - *3G: teóricamente en la actualidad. Implantación dudosa.*



3. Breve reseña histórica (ii)



Calculadores: 1642. El matemático francés Blaise Pascal construyó la primera calculadora mecánica. Utilizando una serie de piñones, la calculadora de Pascal sumaba y restaba. A finales de ese siglo, fue mejorada por Leibnitz incluyendo la posibilidad de multiplicar y dividir.

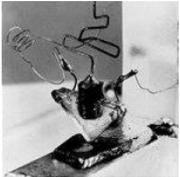
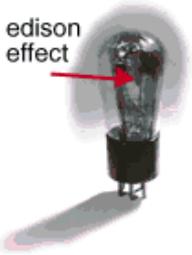


- En **1821**, **Charles Babbage** construye su prototipo de *Máquina Diferencial*, con capacidad para resolver polinomios de segundo grado. Mejora esta máquina con la *Máquina Analítica*, en colaboración con Ada Augusta Byron, Condesa de Lovelace.
- El objetivo perseguido era obtener una **máquina calculadora de propósito general**, controlada por una **secuencia de instrucciones**, con una **unidad de proceso**, una **memoria central**, facilidades de **entrada y salida de datos**, y posibilidades de **control paso a paso**, es decir, lo que hoy conocemos como **programa**.
- Se utilizaban tarjetas perforadas como soporte del programa. Se reconoce a **Ada Lovelace** como la primera programadora de la historia.
- A finales del siglo XIX y principios del XX. Los calculadores con tarjetas perforadas se utilizaron para la **automatización de telares** y elaboración de **censos estadísticos**.



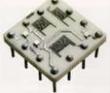
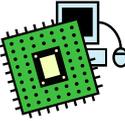
3. Breve reseña histórica (iii)

- **1944:** se construye la primera **computadora electromecánica:** la **Mark I**, conceptualmente muy semejante a la máquina de Babbage. Podía ejecutar instrucciones de multiplicación en sólo **3 segundos**.
- **1946:** se construye en la Escuela Moore la primera computadora electrónica (a válvulas), financiada por el Ejército de los Estados Unidos, la **ENIAC** (*Electronic Numerical Integrator and Calculator*). Podía ejecutar multiplicaciones en **3 milésimas de segundo**.
- En **1951** John W. Mauchly y J. Presper Eckert Jr. construyen el **UNIVAC I**, el primer computador para el tratamiento de información comercial y contable. UNIVAC (*Universal Automatic Computer*) reemplazó el objetivo de sus antecesoras que era científico y militar, abriendo paso a la comercialización de los computadores; aquí se inician las **generaciones de computadores**.
 - 1950 – 1958, *Primera generación de computadores: tubos de vacío.*
 - 1959 – 1964, *Segunda generación: transistores.*
 - 1965 – 1971, *Tercera generación: circuitos integrados.*
 - 1972 - ?, *Cuarta generación: circuitos VLSI.*





3. Evolución de los sistemas automáticos

Años	Tecnología	Aplicaciones genéricas
1960 	Componentes discretos y C. Integrados SSI	Nivel de equipo : múltiples tarjetas para una o varias funciones. Equipos caros y complejos.
1970	Componentes discretos y C. Integrados SSI, MSI y VLSI	Nivel de equipo : disminuyen los tamaños de tarjetas. Los circuitos MSI permiten disminuir el tamaño de los ordenadores.
1980 	Microprocesadores de 4, 8 y 16 bits.	Los primeros uP's (4004, 8080, Z80, 6809 y otros) permiten aumentar la escala de integración de los equipos: nivel tarjeta . Los grandes ordenadores quedan al margen.
1990 	Microprocesadores avanzados , 16 y 32 bits. Microcontroladores , de 4, 8 y 16 bits.	La tecnología se diversifica: los uP's empiezan a contar como elementos de proceso de datos. El segmento de sistemas empotrados se ocupa con los uC's
2000	Evolución hacia los SoC (<i>System on Chip</i>)	Tendencias futuras: nivel chip . Se tiende a integrar todos los sistemas en un solo C.I.



3. Embedded systems

- Based on programmable devices (e.g. microcontrollers, DSPs....)
- In general, they are real-time reactive systems:
 - ◆ They react to external events
 - ◆ They keep continuous interaction
 - ◆ They are continuously running
 - ◆ Their work is subjected to external time constraints
- They do concurrently several tasks



3. Embedded systems: Examples

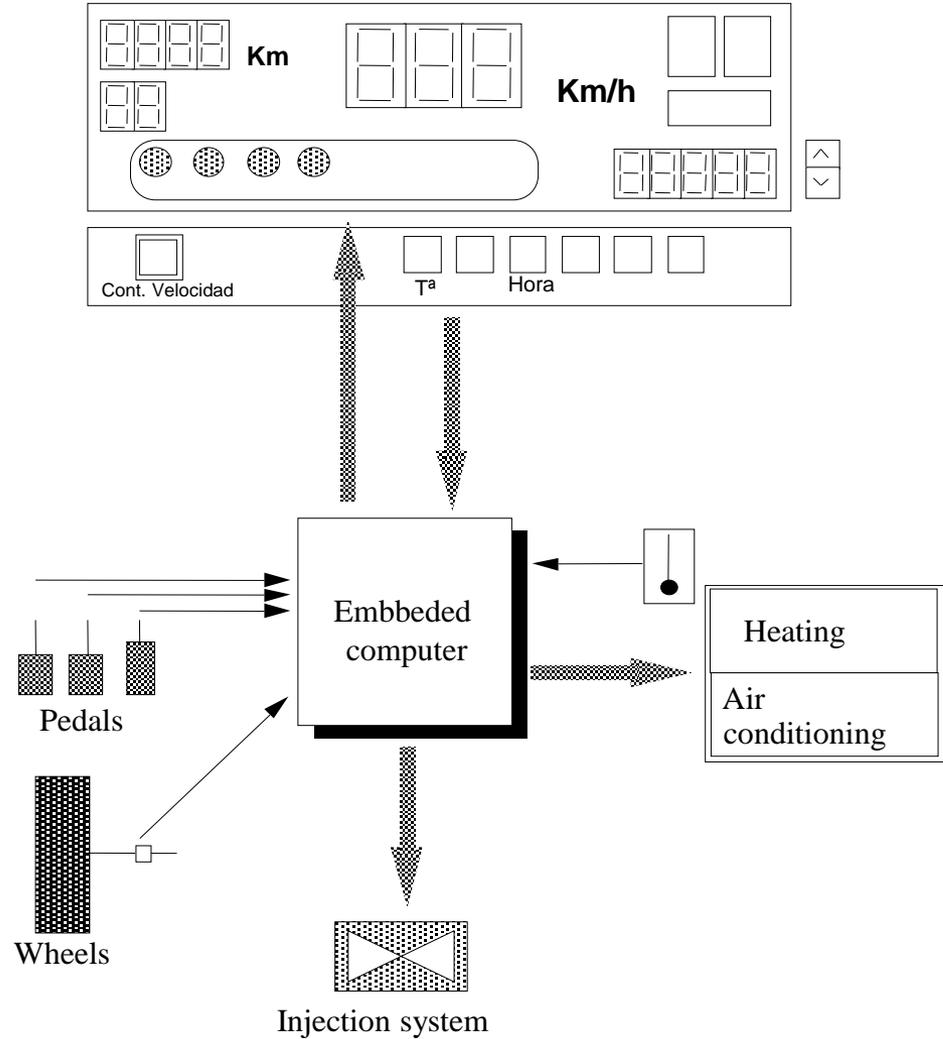
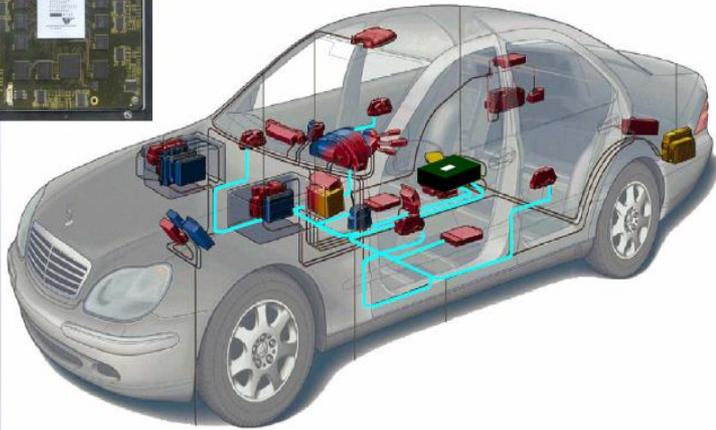
● Embedded system examples

- ◆ Consumer electronics
 - CD players, HIFI, television, ...
 - Washer machines, fridges, dishwashers, ...
- ◆ Automotive
 - Speed control, air conditioning, etc.
 - ABS, ASR
 - Electronic fuel injection
- ◆ Telecommunications
 - Mobile phone
- ◆ Avionics, Space
 - Fly computers
 - Path-finder
- ◆ Defense
 - Bombs and intelligent missiles
 - Vehicles, ...
- ◆ Instrumentation





3. Embedded systems: a board computer





Micro-Controlador versus Micro-Procesador

- Elemento central del STR: dispositivo de cómputo.

Microcontroladores ←  → Microprocesadores

- Microprocesadores:

- Dispositivo programable de propósito general
 - *CPU + registros auxiliares*
- Su evolución natural es hacia más **potencia de cálculo**.

- Microcontroladores:

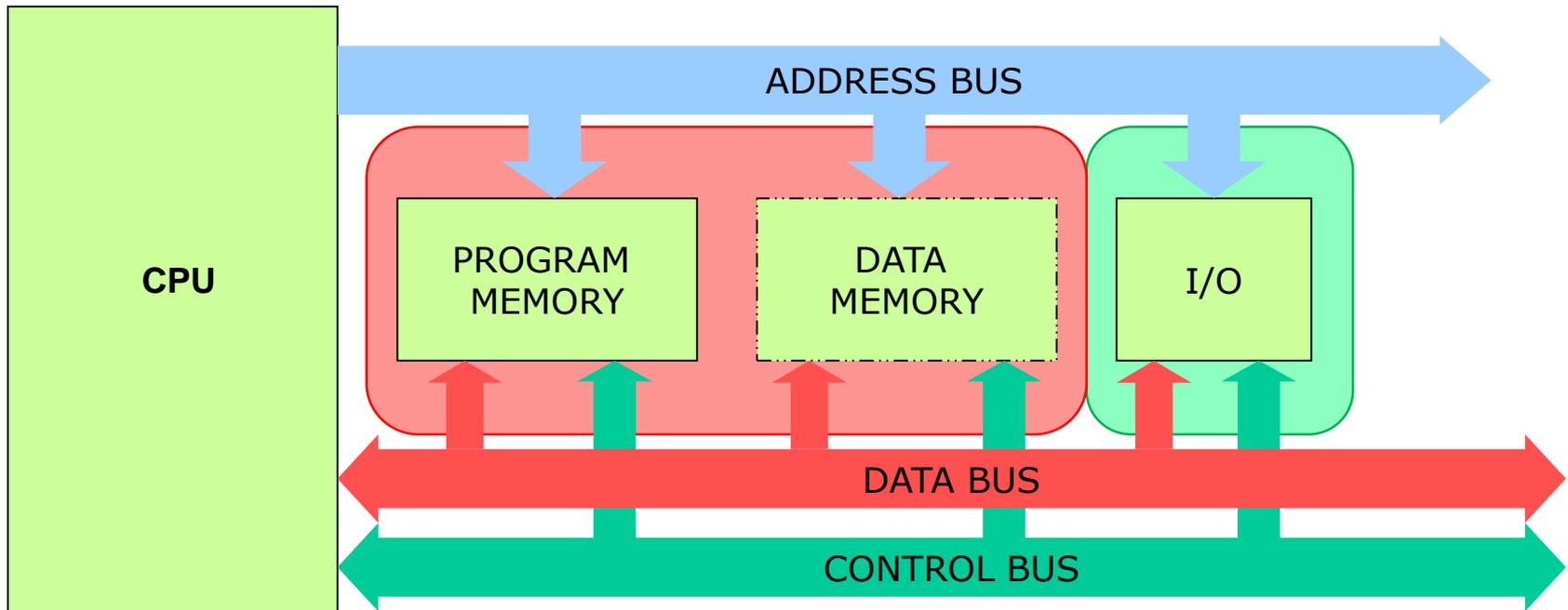
- Dispositivo programable **orientado a control en T.R.**
 - *CPU + registros auxiliares (μ P)*
 - *Unidades de E/S*
 - *Temporizadores y Contadores*
 - *Unidades de Comunicaciones*
 - *Otros periféricos integrados*

- En la implementación de SSEE, los Micro-Controladores son una primera opción. Sistemas más complejos → **Board-Computer.**



4. Elements of a microprocessor based digital system

Elements of a μ P based digital system





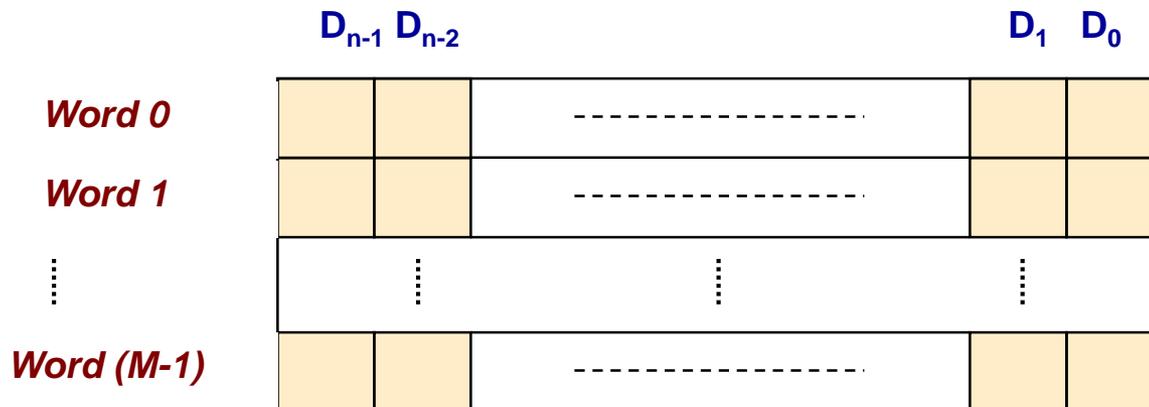
4. Memorias: funcionalidad

- The μ P needs enough memory to store both **instructions** and **data** (variables and constants) of a program.
 - ◆ **Instructions and constant data are stored in non-volatile memories** (their contents are preserved without power). It is called **program memory**, it can only be read or programmed (not written).
 - ◆ **Variable data are stored in volatile memories** (their contents are lost with power down). It is called **data memory**, it can be read and written.



4. Memorias: concepto

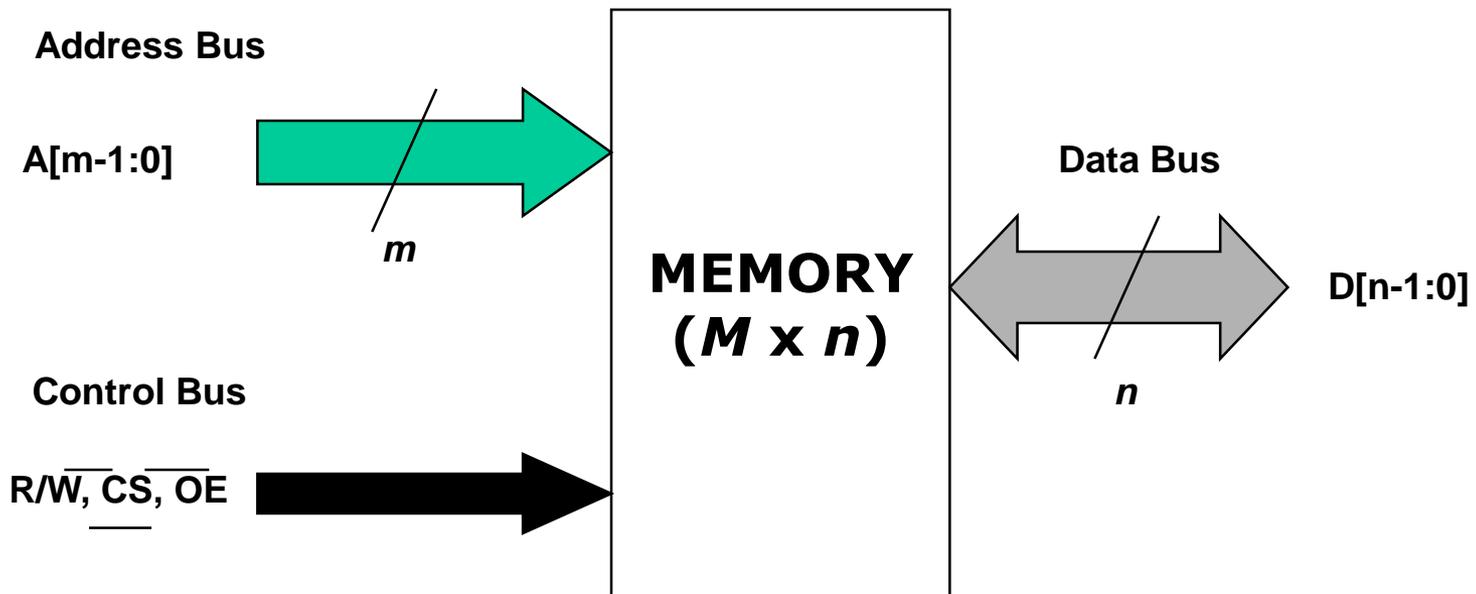
- Concept: Sequential digital system used to store big amounts of binary information (both *data* and *instructions*).
- It can be explained as a group of M registers (or words) that store n bits.





4. Memories. Access and Busses (1/2)

- Access to the memory: The **address** indicates the number of the register to be accessed, the **control bus** the operation type, and the access is performed **through the data bus**.
⇒ *3 different busses*





4. Memories. Access and Busses (2/2)

- Address Bus: m input lines (where $2^m = M$) to codify the number of word selected.
- Data Bus: n bidirectional lines, one for each bit in the word. Unidirectional if it is read (write)
- Control Bus: Auxiliary lines used to indicate the access type and evolution.
 - ◆ R/W: Operation type: read or write.
 - ◆ CS: Chip Select (enable) signal.
 - ◆ OE: Output Enable signal.

—

—

—



4. Addressing capacity

◆ Accessing out of the μP

- ◆ μP access to all outer elements through the buses:
- ◆ **Address bus:** defines the address and the device to enable.
- ◆ **Data bus:** to place the data to be transferred
- ◆ **Control bus:** to define the type of transference (r+w, attention, ack...).

◆ Addressing capacity

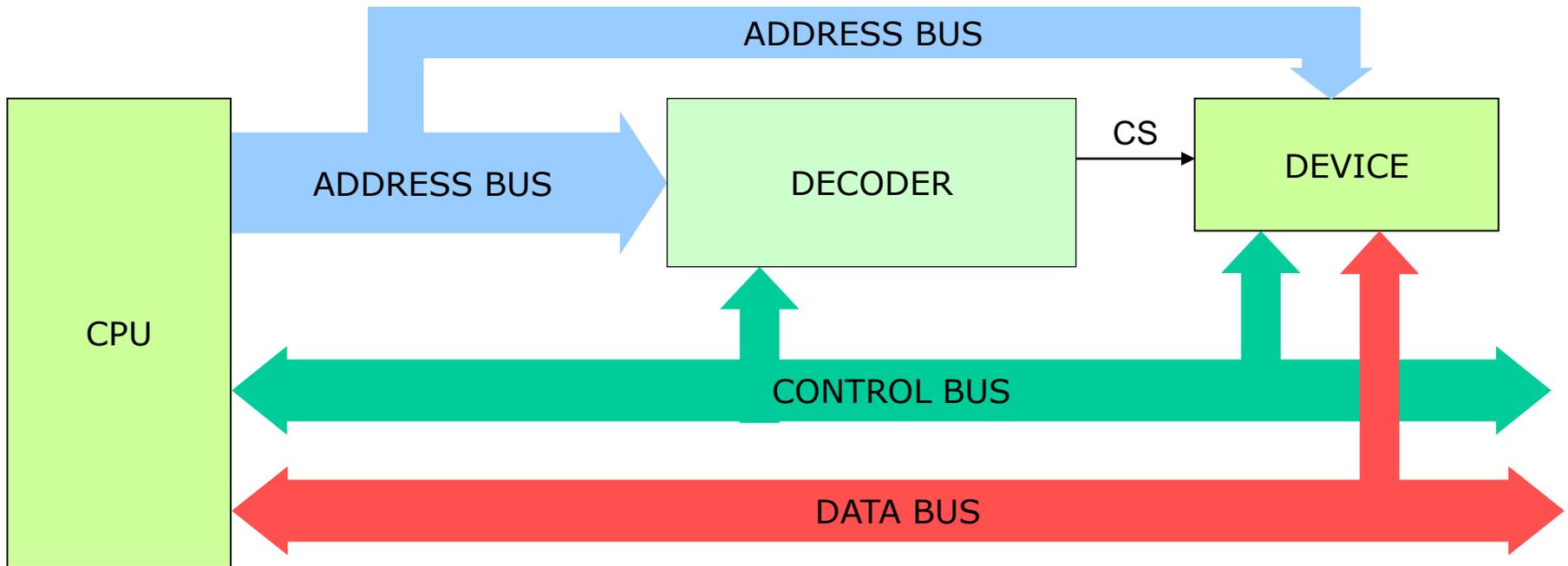
- ◆ Number of possible combinations of the code at the address bus.
 $N=2^n$ (n = lines at the address bus).
- ◆ Number of different locations to access from the μP . Can be multiplied in some μP .



4. Addressing capacity

◆ Mapping: Decoding the address lines

- ◆ Different decoding circuits (digital and combinational) are used in order **to map a device**: select the address code or set of codes that enable each outer device





5. Microprocesadores y Microcontroladores

- ◆ **A microcontroller (μC) is a chip that includes the processor (μP , CPU), different types and amounts of memory and various input/output interfaces and peripherals.**
- ◆ **The main difference between μP and μC :**
 - ◆ The μC includes in a single chip all the elements needed in a digital system, therefore achieving more integration and lower price.



5. Microprocesadores y Microcontroladores

◆ More differences between μP and μC :

- ◆ Lower time to market when implementing a project in a μC .
- ◆ In former μC all operations in the ALU where carried out using an accumulator.
 - ◆ The accumulator output is connected to one of the ALU's inputs, being always therefore one of the operands.
 - ◆ Instructions with a single operand (clear, increment, decrement, invert) operate with the accumulator.

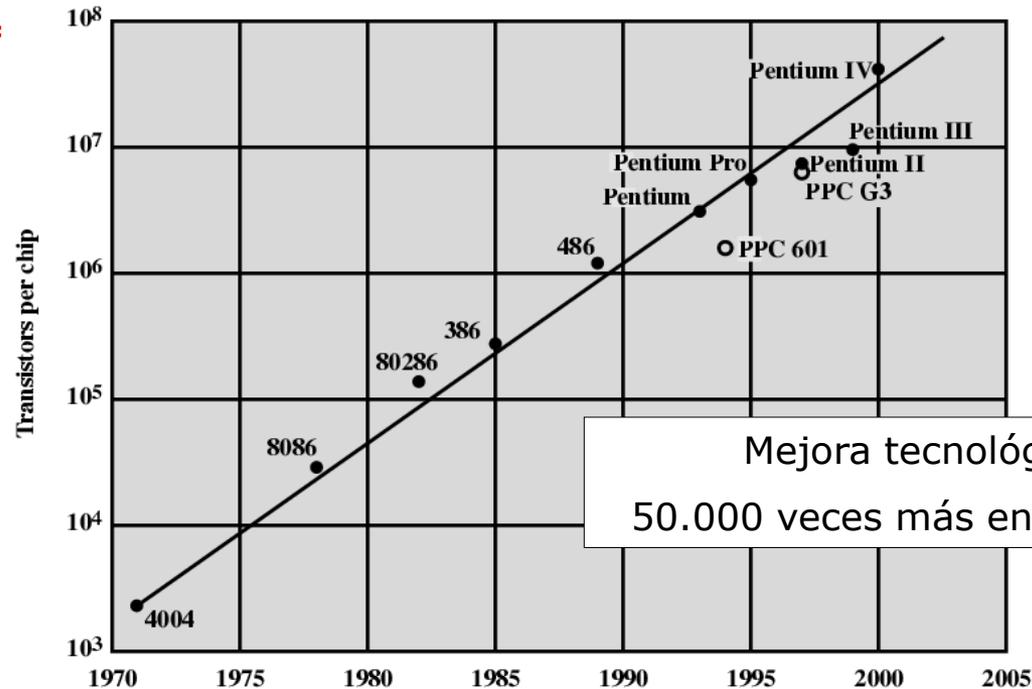


6.-Aumentando prestaciones de los SSDD

- Necesidades generales:
 - ✓ Mayor velocidad de proceso de datos
 - ✓ Mayor volumen de datos a procesar
- Mejoras tecnológicas, (*mayor escala de integración*)
 - Menor tamaño → mayor velocidad, mayor capacidad.
- Mejoras en estructura y organización de los procesadores
 - ◆ Organización de la Memoria:
 - Jerarquías: de Buses y de Memoria. Memorias Cache.
 - ◆ Reducción del tiempo de ejecución de instrucciones
 - Aumento del reloj. Repertorio de instrucciones (RISC)
 - ◆ Paralelización de procesos sobre el mismo procesador.
 - Pipelining (segmentación). Procesadores superescalares.
 - Arquitecturas VLIW (*Very Long Instruction Words*)
 - ◆ Procesamiento paralelo, sobre múltiples procesadores
 - Arquitecturas MIMD (*Multiple Instruction Multiple Data*)



6.1.-Mejoras tecnológicas.



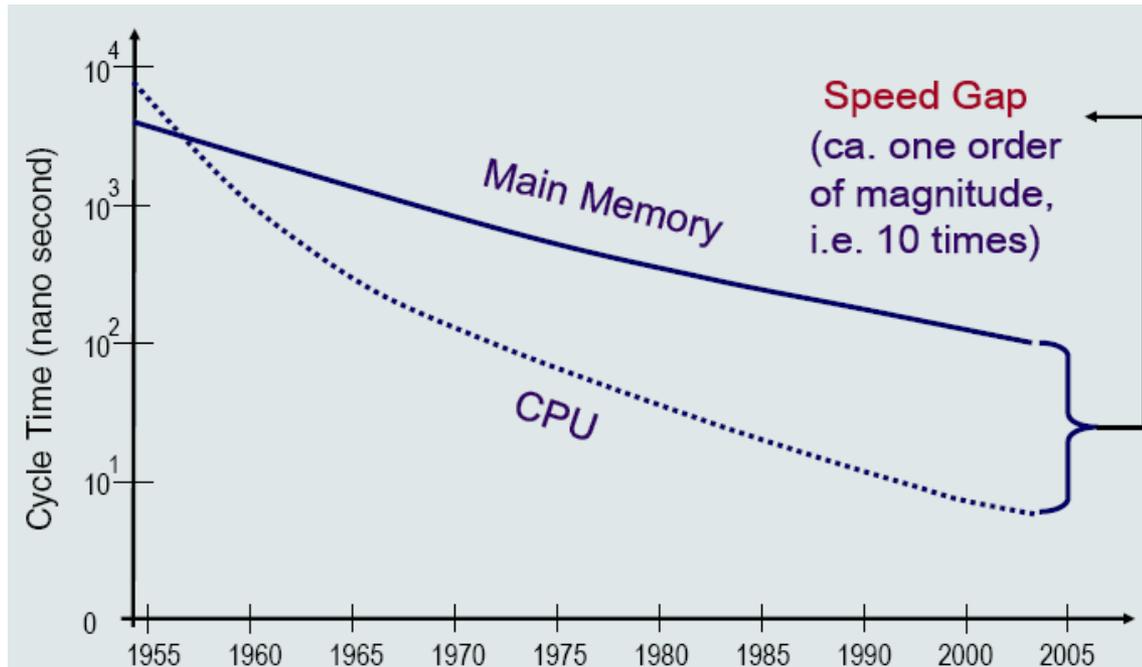
Mejora tecnológica:
50.000 veces más en 30 años...

- Ley de Moore (de Gordon Moore - cofundador de Intel):
 - ◆ "El número de transistores en un chip, se dobla cada año".
 - ◆ La curva efectiva es algo más suave: se dobla cada 18 meses. El coste de un chip ha permanecido constante en la práctica.
- Mayor densidad de empaquetado implica:
 - ◆ Rutas de señales más cortas → mayores prestaciones
 - ◆ Menor tamaño → mayor flexibilidad, mayor fiabilidad.
 - ◆ Problema: disipación de calor → tecnologías menos disipativas (CMOS)



6.1.-Problema: desfase CPU - Memorias

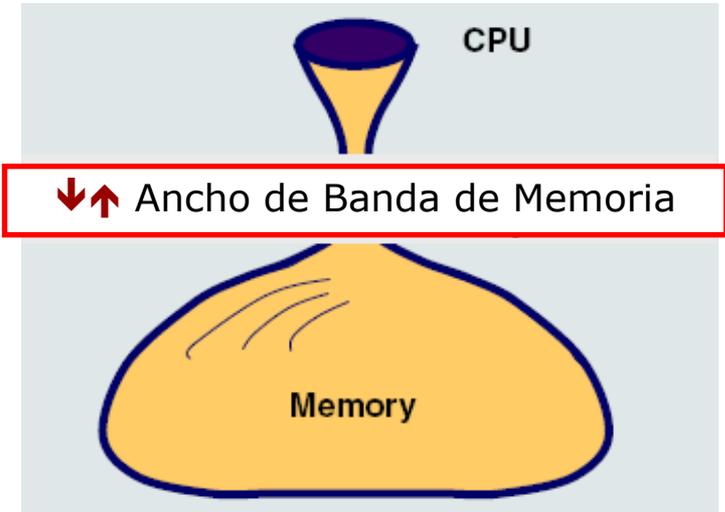
- ◆ Características de la memoria: Velocidad, tamaño y coste
 - Deseable → tiempo de acceso bajo, gran tamaño y coste *razonable*.
- ◆ Los procesadores son cada vez más rápidos, las capacidades de memoria son mayores...
- ◆ ...pero la velocidad de las memorias va por detrás de la de los procesadores → *necesidad de cambios estructurales*.





6.1.-Identificación del problema

- Cuello de botella:
 - ◆ Transferencia de datos entre CPU y Memoria Principal.
 - ◆ Mensurable con el ancho de banda de memoria...



- *Memory Bandwidth* (MBW):
 - ◆ $MBW = (\text{cantidad de datos}) / (\text{tiempo de ciclo de memoria})$.
 - ◆ Ejemplo: mem. de Tacc = 100ns, con ancho de bus de 4 bytes
 - $MBW = 40 \cdot 10^6 \text{ B/s}$
- Posibilidades de incremento de MBW:
 - ◆ Reducir el tiempo de ciclo de memoria
 - ◆ Mejoras estructurales del sistema de memoria

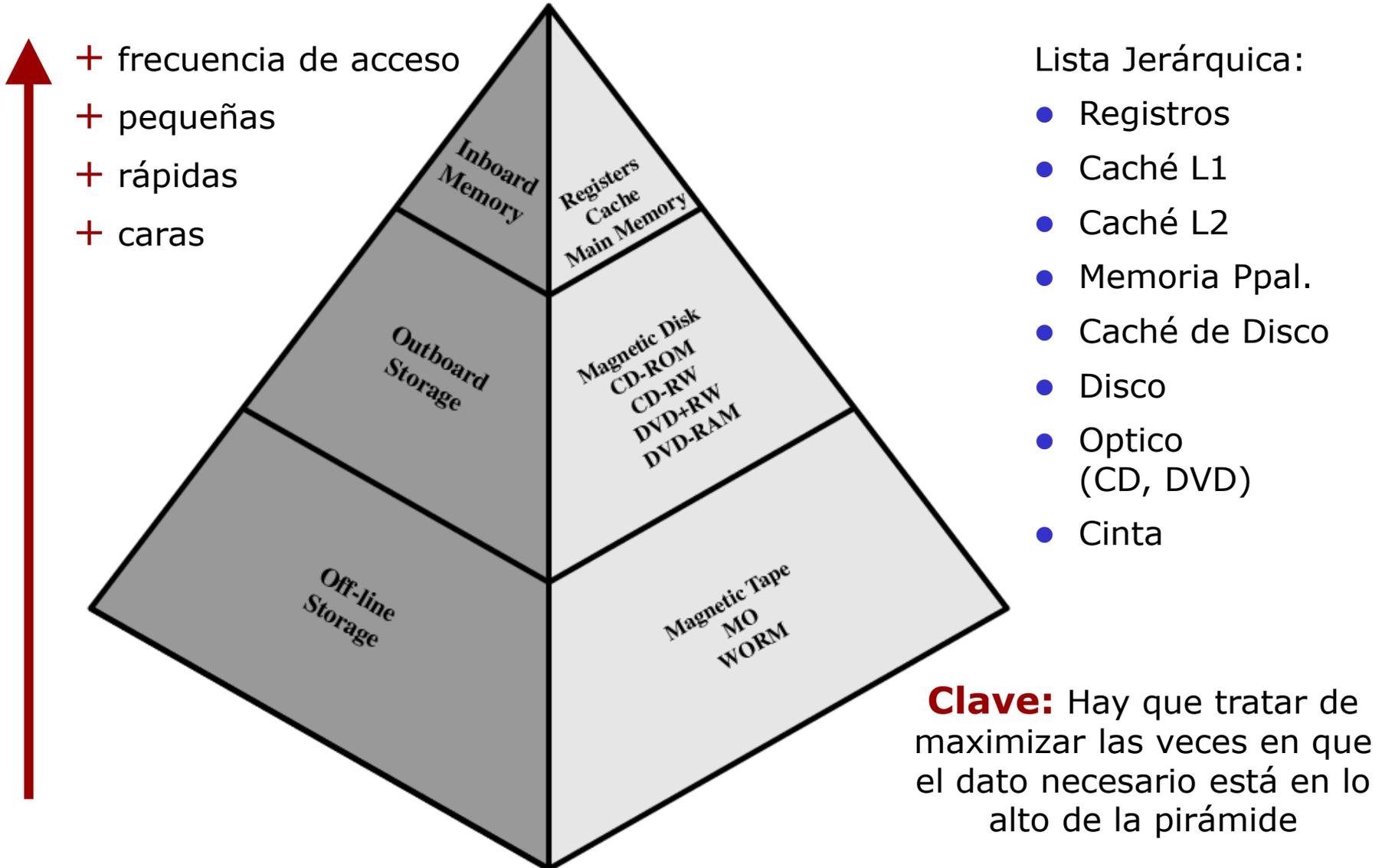


6.1.-Necesidad de mejoras estructurales

- Mejora de la velocidad de la interconexión CPU - Memoria
 - ◆ Buses de Alta Velocidad
 - ◆ **Jerarquía de Buses**
- Optimizar la distribución de los datos y el tipo de las memorias usadas
 - ◆ **Jerarquía de memoria**
- Cambiar el interfaz entre CPU y memoria
 - ◆ Memorias "Cache", arquitectura Harvard, etc.
- Reducir el número de transferencias a la memoria
 - ◆ "Caches" más complejas; "caches" on-chip
- Incrementar el número de bits recuperados y procesados en cada operación
 - ◆ Construir DRAM "más anchas" antes que "más grandes"



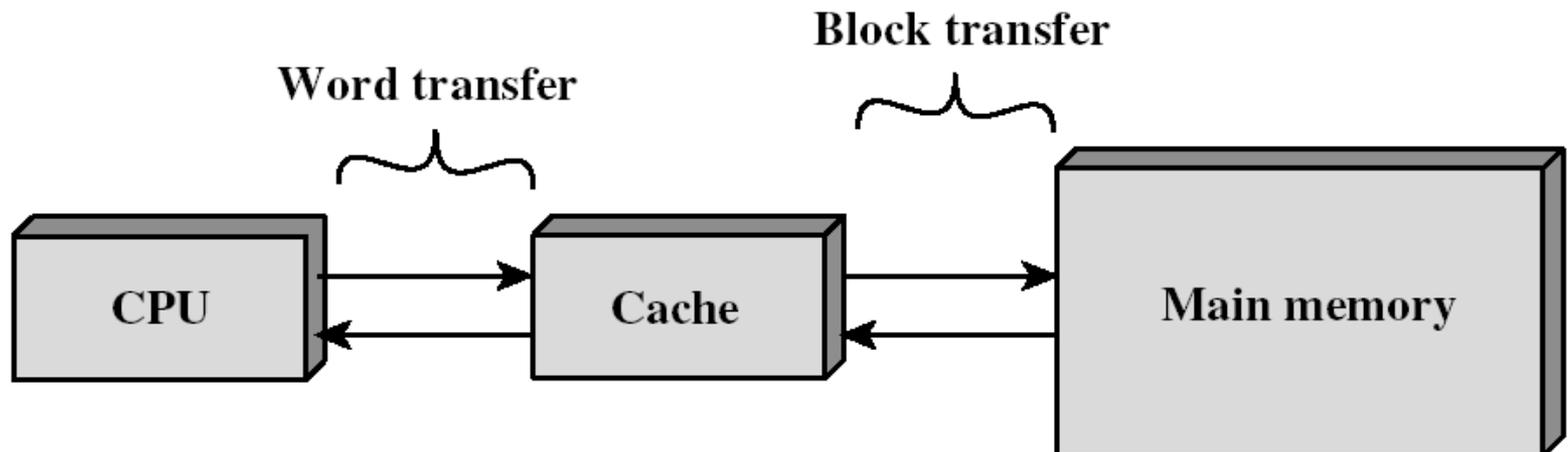
6.2.-Jerarquía de memoria





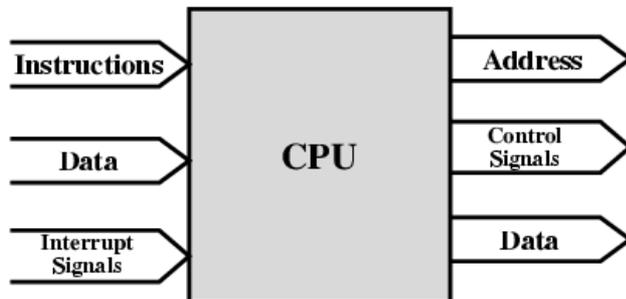
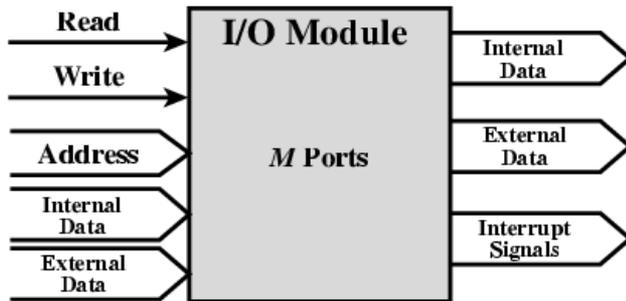
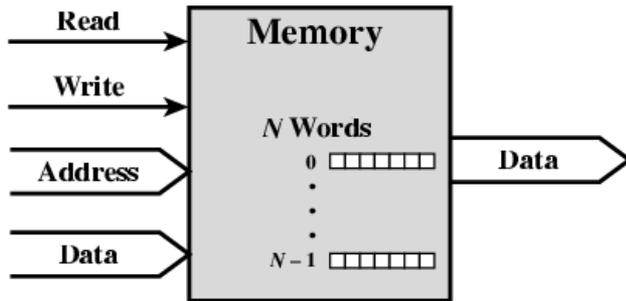
6.2.-Caché: principio de operación

- **Memoria pequeña y muy rápida** (por tanto: **muy cara**)
 - ◆ Destinada a contener 'bloques' de datos contiguos, copias de la Mem. Ppal.
 - ◆ Una vez en la caché, los datos se acceden de forma individual.
 - ◆ Se trata de mejorar el tiempo de acceso del conjunto de la memoria: Mem. Ppal.+Caché
 - ◆ La velocidad de la caché es la misma que la CPU, o cercana a ella.
- Emplazada entre Mem. Ppal. y la CPU.
 - ◆ Puede estar en un módulo externo (L2) o en el mismo chip que la CPU (L1)
- Debido a su alta velocidad, la **gestión** de la caché se realiza por **hardware**
 - ◆ El Sistema Operativo no ve la caché (ésta es transparente al sistema)





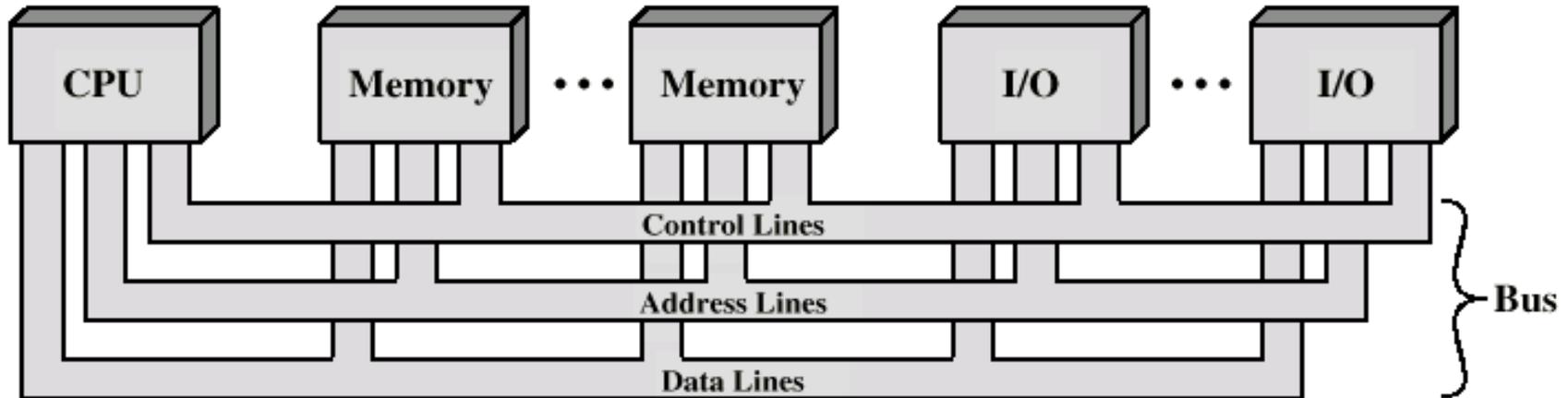
6.2.-Mejoras en la interconexión



- Las unidades básicas del procesador deben estar interconectadas.
 - ◆ Memoria, E/S y CPU.
- El conjunto de rutas que conectan los distintos módulos forman la
 - ◆ **estructura de interconexión** o Buses del sistema.
- Limitaciones de los buses:
 - ◆ Tiempos de propagación → buses mayores implican tiempos mayores.
 - ◆ Demandas de acceso de todos los dispositivos interconectados.
- Solución adoptada:
 - ◆ **Jerarquía de Buses**
 - ◆ Buses más rápidos, de acceso limitado, cerca del procesador.
 - ◆ Buses lentos, de acceso general, alejados del procesador



6.2.-Interconexión simple: sin jerarquía

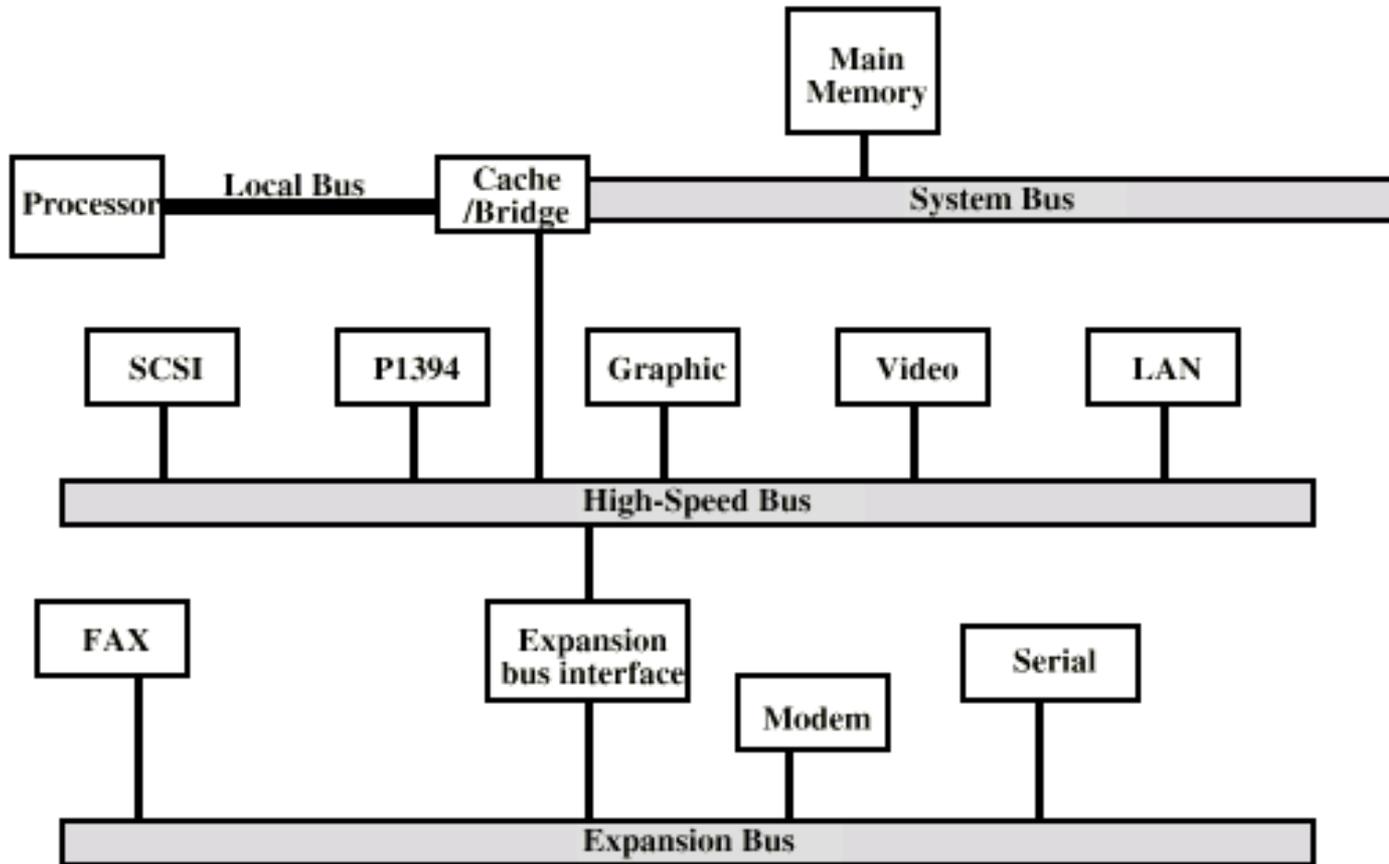


- **Buses únicos:** Control, Direcciones, Datos
- **Problemas:**
 - ◆ Muchos dispositivos en el mismo bus → problemas de coordinación.
 - ◆ Buses largos → tiempos largos, retardos, sincronismos.
- Los sistemas de mejores prestaciones deben usar múltiples buses para superar estas limitaciones.



6.2.-Sistemas de Buses de altas prestaciones

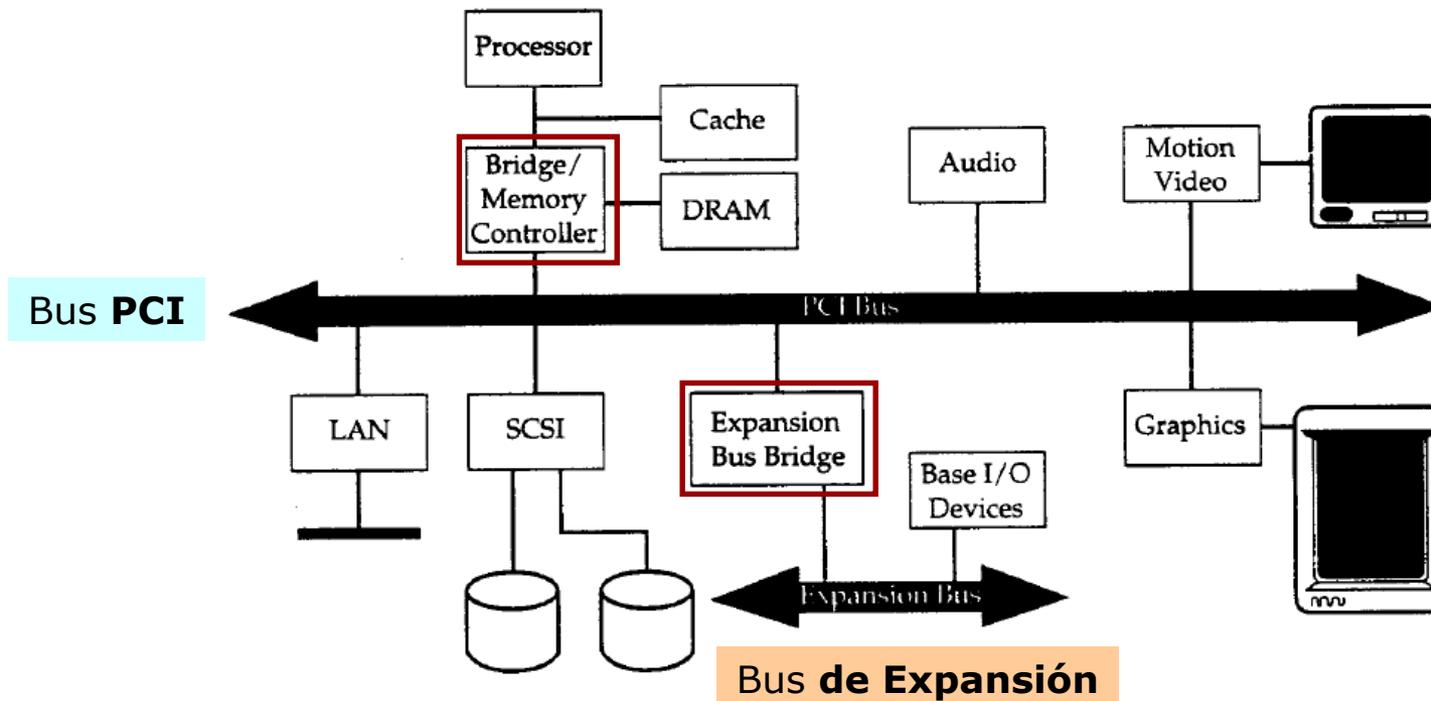
- Múltiples niveles de diferentes velocidades:
 - ◆ Más altas cerca de la CPU, más bajas en la conexión a periféricos.





6.2.-Bus PCI

- **PCI**: Peripheral Component Interconnection bus.
- Introducido por Intel y un consorcio de fabricantes en 1992. Liberado y de dominio público.
- Velocidad: 33MHz, hasta 64 bit de datos y direcciones (multiplexados)
- Equipado para soportar hasta 16 slots
- Bus síncrono, con arbitración centralizada.



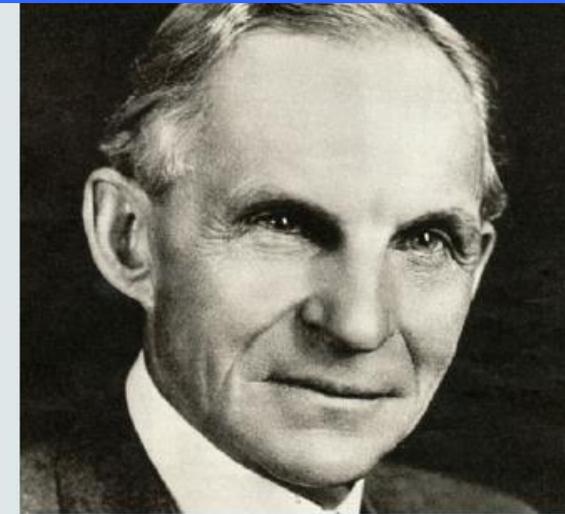
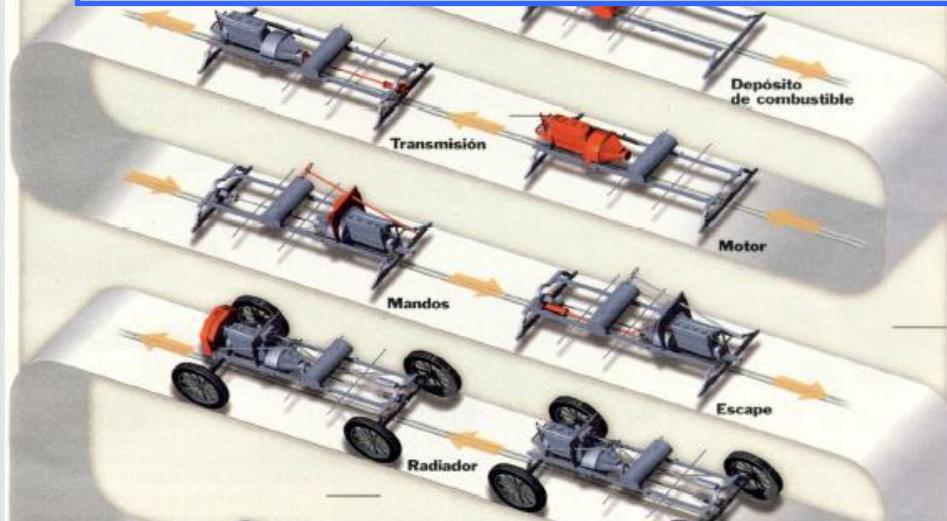


6.3. Segmentación: ¿en qué consiste?

Ford T: el primer automóvil fabricado en serie

En 1913 se pone en marcha la primera cadena de montaje de la industria de automoción. Con este proceso de racionalización, Ford entró el primero en la producción masiva de automóviles y su concepto de "coche universal" se impuso con la venta de 15 millones de unidades de

Dividir el trabajo en una secuencia de tareas más simples



Emplear un trabajador para cada tarea simple

Tapa de motor

En 1 hora y 33 minutos

Dianariamente salían 640 vehículos de la cadena de montaje. Los tiempos se habían reducido al máximo: 1 hora 33 minutos frente a las 12 horas que se necesitaban para montar un coche con métodos artesanal. Hasta el característico color negro de los Ford T se debía al secado rápido de la pintura de ese color.

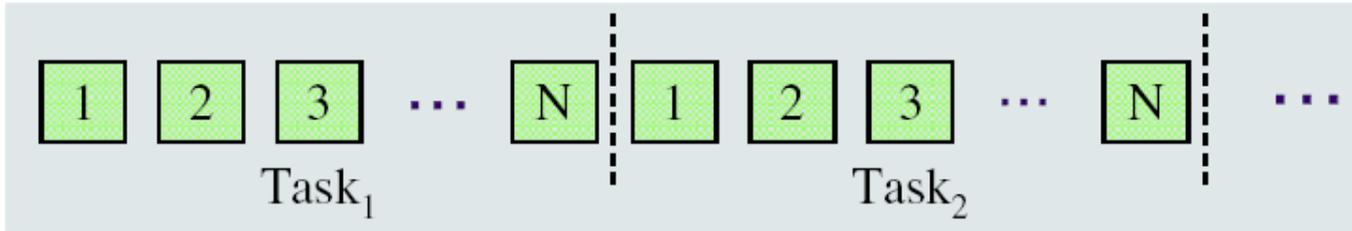
Carrozado

Ford T acabado

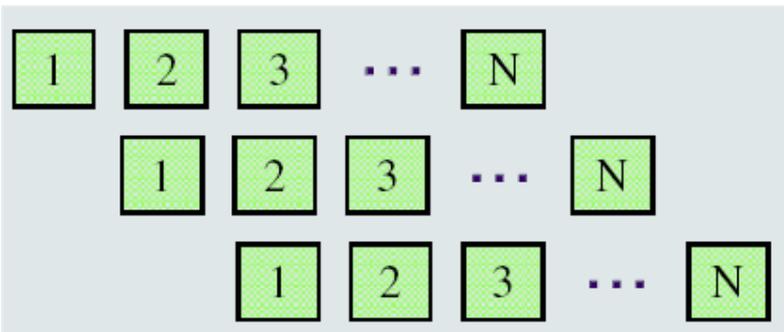


6.3. Conceptos básicos: división en etapas

- Ejecución **secuencial** de una tarea con N etapas



- ◆ Tiempo necesario: N unidades de tiempo
 - ◆ Recursos necesarios: una máquina de propósito general
 - ◆ Productividad: ***un producto por cada N unidades de tiempo***
- Ejecución **en cadena** (*pipeline*) de una tarea con N etapas

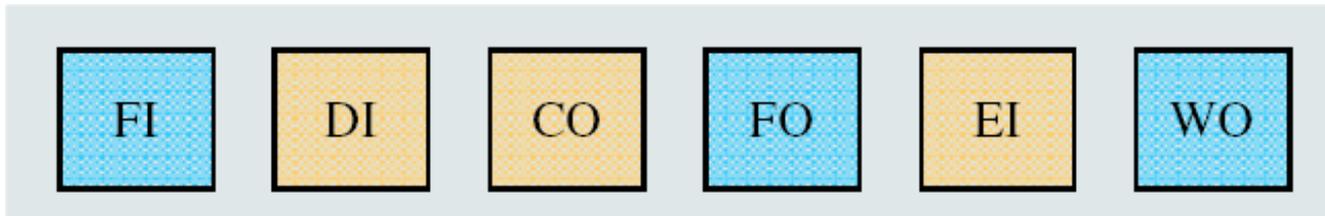


- ◆ Tiempo necesario: N unidades.
- ◆ Recursos necesarios: N máquinas de propósito específico.
- ◆ Productividad: ***hasta un producto por cada unidad de tiempo***



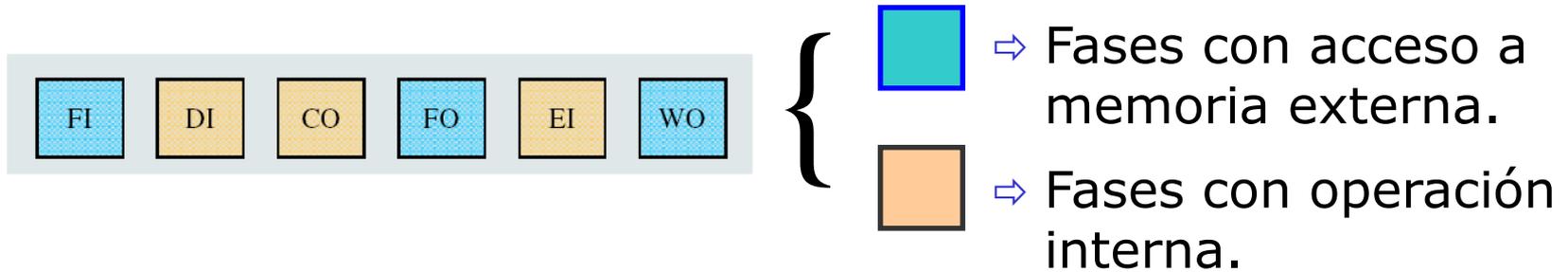
6.3. Etapas de ejecución de una instrucción

- Secuencia típicas de acciones en la ejecución de una instrucción...
 1. **FI** – *Fetch instruction*: búsqueda de la instrucción.
 2. **DI** – *Decode Instruction*: determinación del código de operación y especificación de los operandos necesarios.
 3. **CO** – *Calculate Operands*: cálculo de la dirección efectiva de los operandos.
 4. **FO** – *Fetch Operands*: búsqueda de los operandos necesarios.
 5. **EI** – *Execute Instruction*: ejecución de la operación.
 6. **WO** – *Write Operand*: almacenaje del resultado.





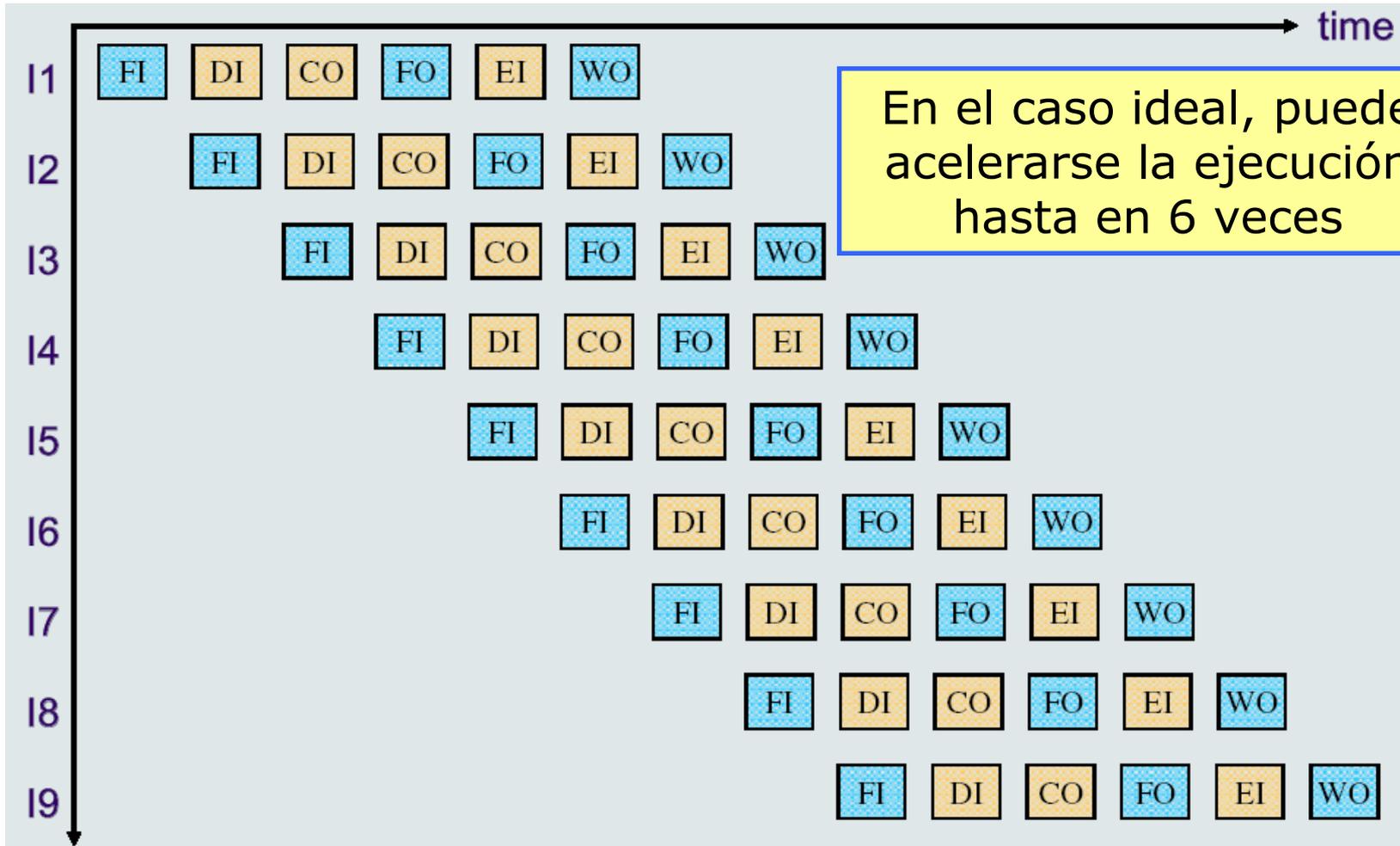
6.3. Procesadores segmentados



- La funcionalidad de cada etapa y el número de ellas es variable, dependiendo de la arquitectura de cada procesador.
 - ◆ Los uC's PIC tiene dos etapas y el Pentium entre cinco y ocho.
- Un parámetro decisivo es el tiempo de proceso por etapa:
 - ◆ Es necesario que todas las etapas empleen **el mismo tiempo** en realizar su tarea.
 - ◆ La **etapa más lenta** condiciona al resto, pues todas tendrán que ajustarse a dicha duración.
 - ◆ ¡No todas las instrucciones necesitan todas las etapas!
 - P. e.: Una instrucción de salto si *flag Zero*, no tiene operandos ni escribe en memoria (no tiene etapas **FO** ni **WO**).

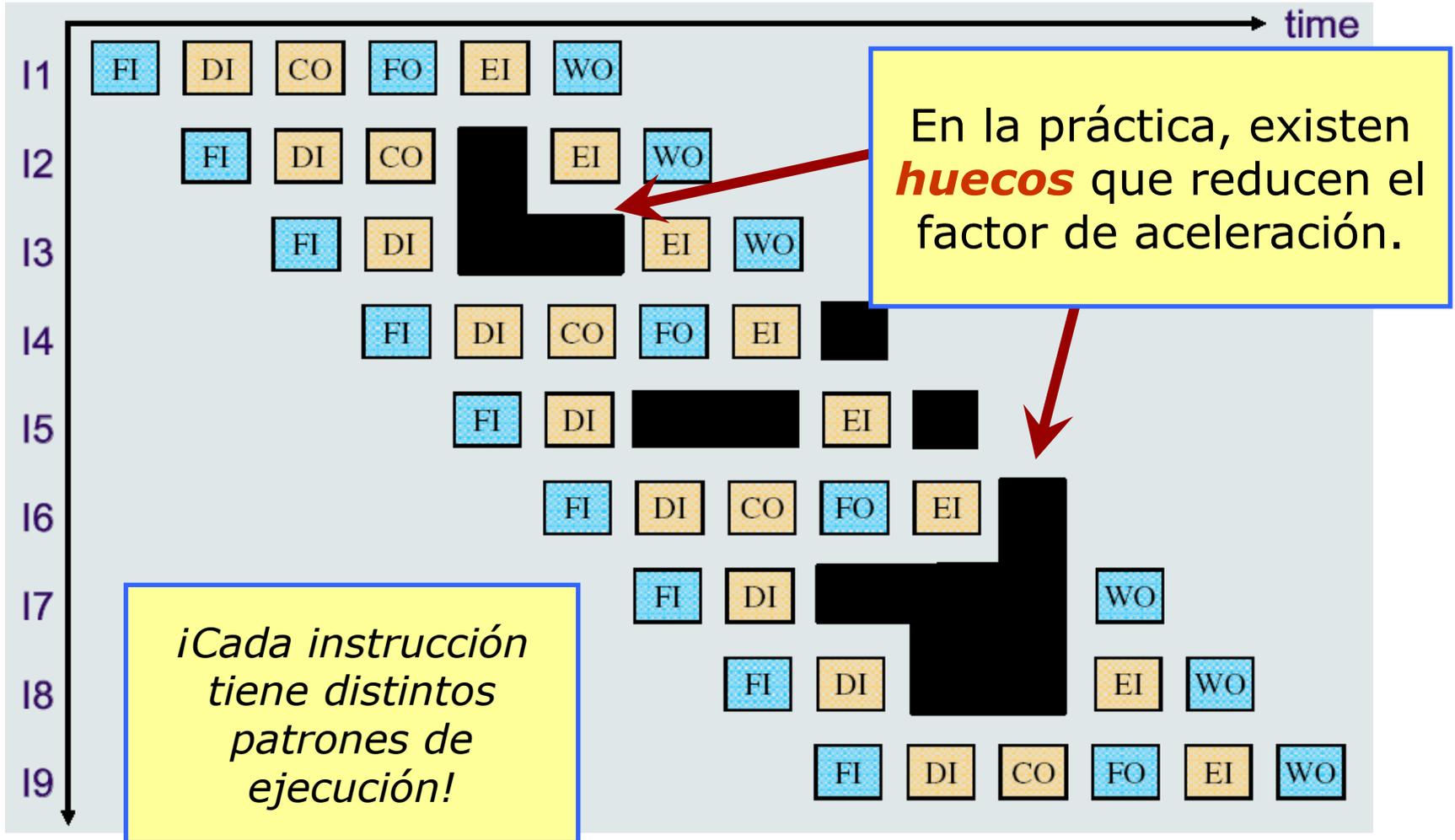


6.3. Segmentación de la ejecución: caso ideal





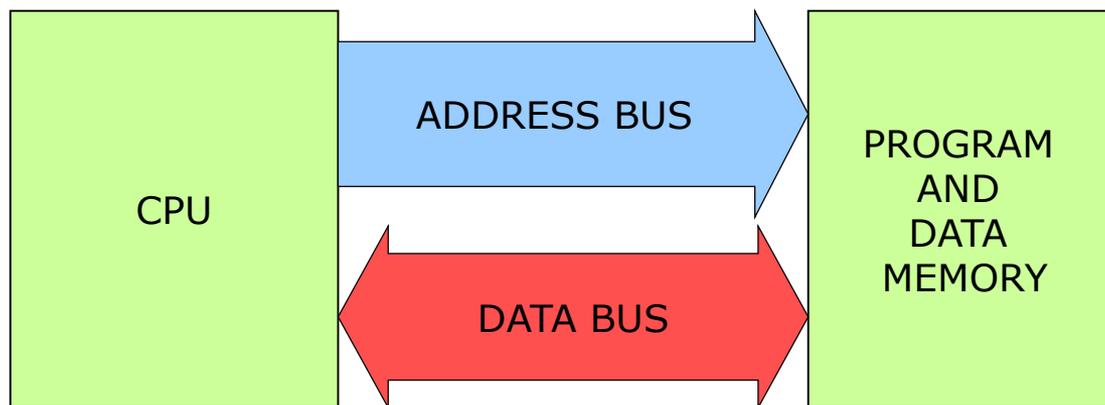
6.3. Ejemplo de ejecución típico...





6.3. Evolution of microprocessor architecture

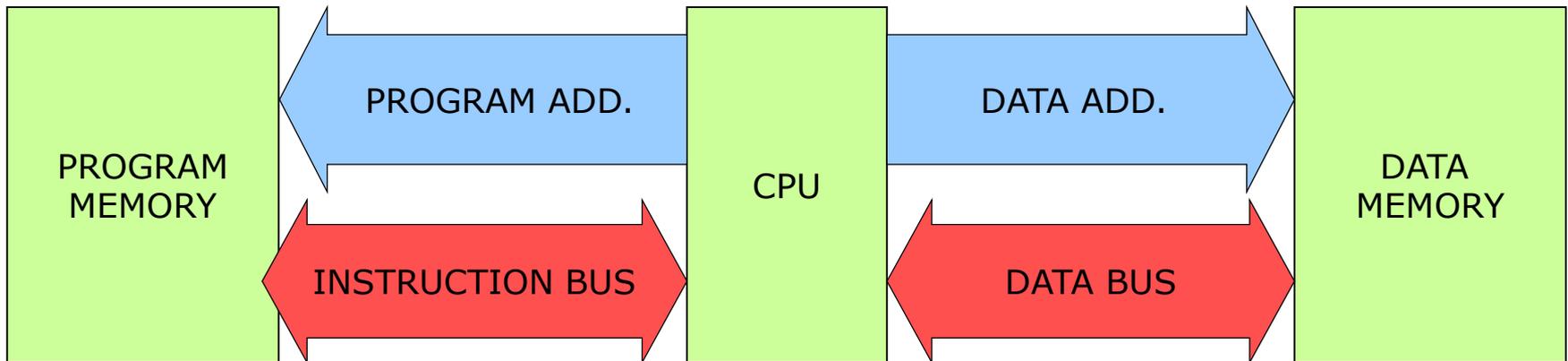
- Para mejorar el acceso a datos e instrucciones se necesitan modificaciones estructurales:
 - ◆ Organización del acceso a memoria: *Von-Neuman* \leftrightarrow *Harvard*
- Microprocessors Architectures: Von-Neuman
 - ◆ Two busses: Address (**ADD**) and Data (**D**).
 - ◆ Instructions and Data are **accessed sequentially** through the same Data Bus.





6.3. Evolution of microprocessor architecture

- Microprocessors Architectures: Harvard
 - ◆ Two Address busses, a **Data bus** and an **Instructions bus**.
 - ◆ Fetch the next instruction and move a data **at the same time**.





6.4.-Ejemplos: Intel, del 8080 al Pentium

- **8080**
 - ◆ microprocesador de propósito general de prestaciones medias (1974)
 - ◆ bus de datos de 8 bit, 16 bits de direcciones (64kB de memoria)
 - ◆ usado en el primer computador personal: el **Altair**
- **8086**
 - ◆ Datos de 16 bit, mucho más potente que el 8080
 - ◆ cache de instrucciones, prebúsqueda de algunas instrucciones
 - ◆ versión reducida: 8088 (bus externo de 8 bit) usado en el primer IBM PC
- **80286**
 - ◆ direccionable hasta 16 MBytes de memoria
- **80386**
 - ◆ 32 bit, soporte de multitarea
- **80486**
 - ◆ sofisticada y potente cache y cola (pipeline) de instrucciones
 - ◆ coprocesador matemático incorporado

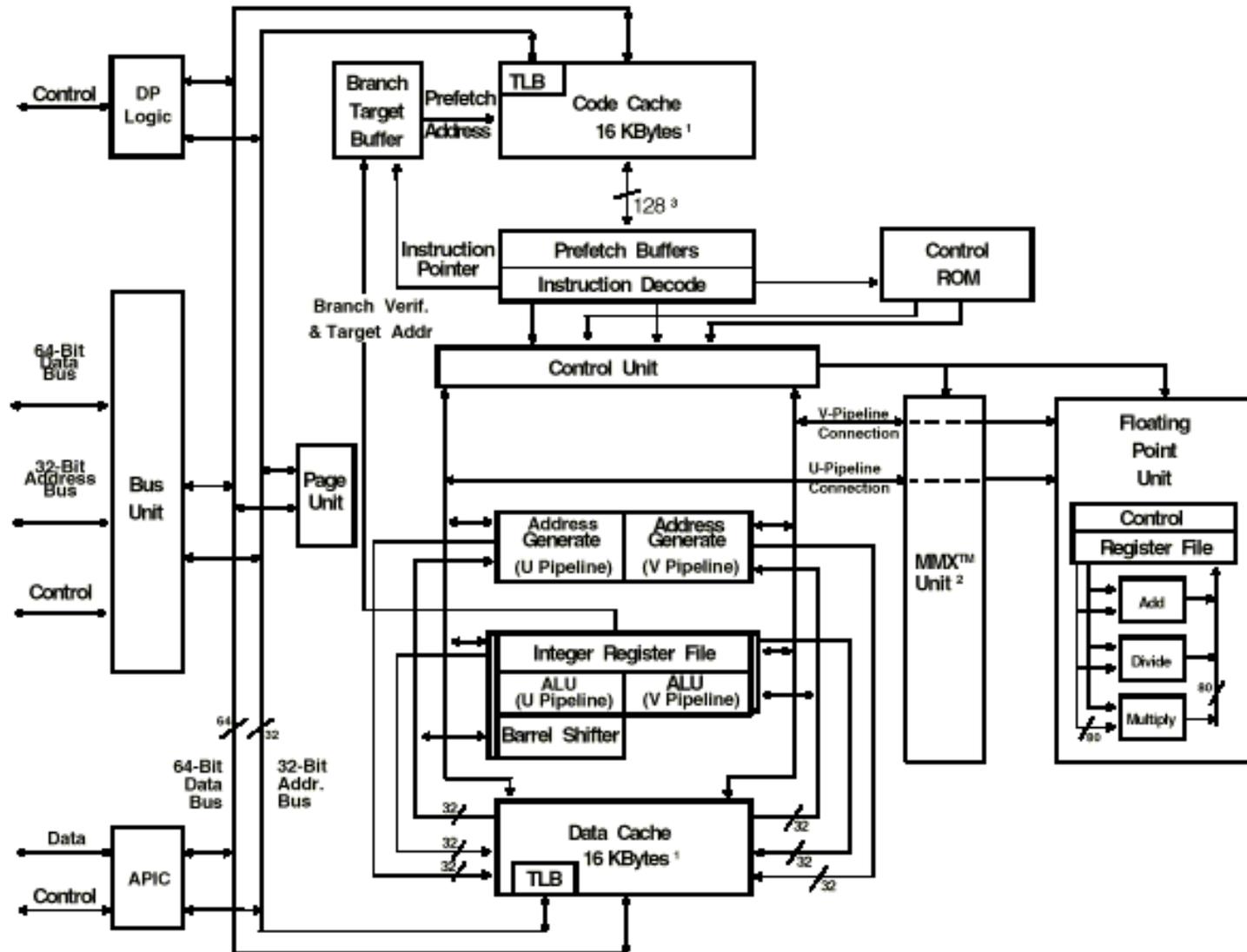


6.4.-Del 8080 al Pentium (II)

- **Pentium**
 - ◆ Super-escalar (varias CPU's), multiples instrucciones ejecutadas en paralelo
- **Pentium Pro**
 - ◆ Organización super-escalar mejorada
 - ◆ predicción de saltos, análisis del flujo de datos, ejecución especulativa
- **Pentium II**
 - ◆ tecnología MMX; procesamiento de gráficos, video y audio
- **Pentium III**
 - ◆ Instrucciones de coma flotante adicionales, para gráficos 3D
- **Pentium 4**
 - ◆ Mejoras en las prestaciones multimedia y matemática en coma flotante.
- **Itanium**
 - ◆ procesador de 64 bit



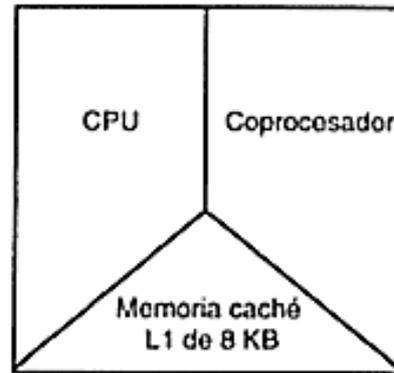
6.4. Ejemplos: Intel Pentium, esquema de bloques.



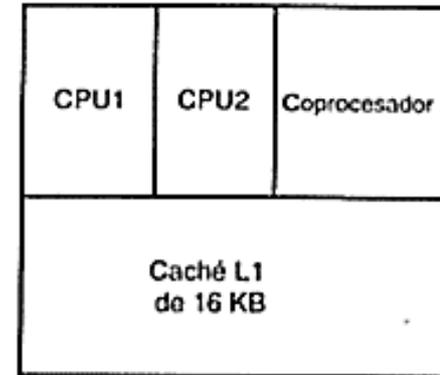


6.4. Ejemplos: familias Intel x86

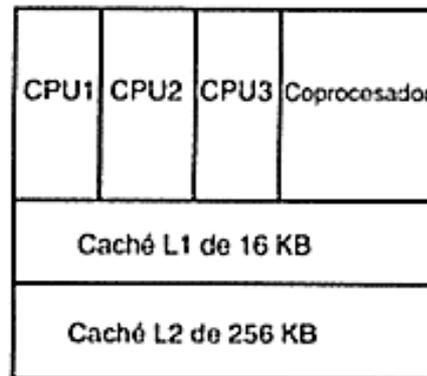
FIGURA 1-3 Representación conceptual de los microprocesadores 80486, Pentium Pro y Pentium II.



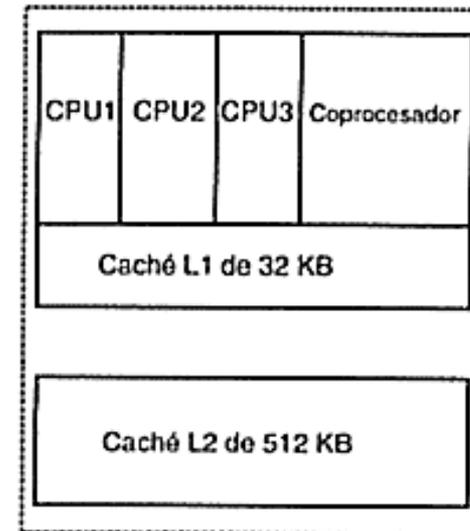
80486DX



Pentium



Pentium Pro



Módulo Pentium II



6.4. Ejemplos: un equivalente, el AMD K6

- *Simula por hardware* el comportamiento de la familia Intel x86 en in procesador RISC interno:

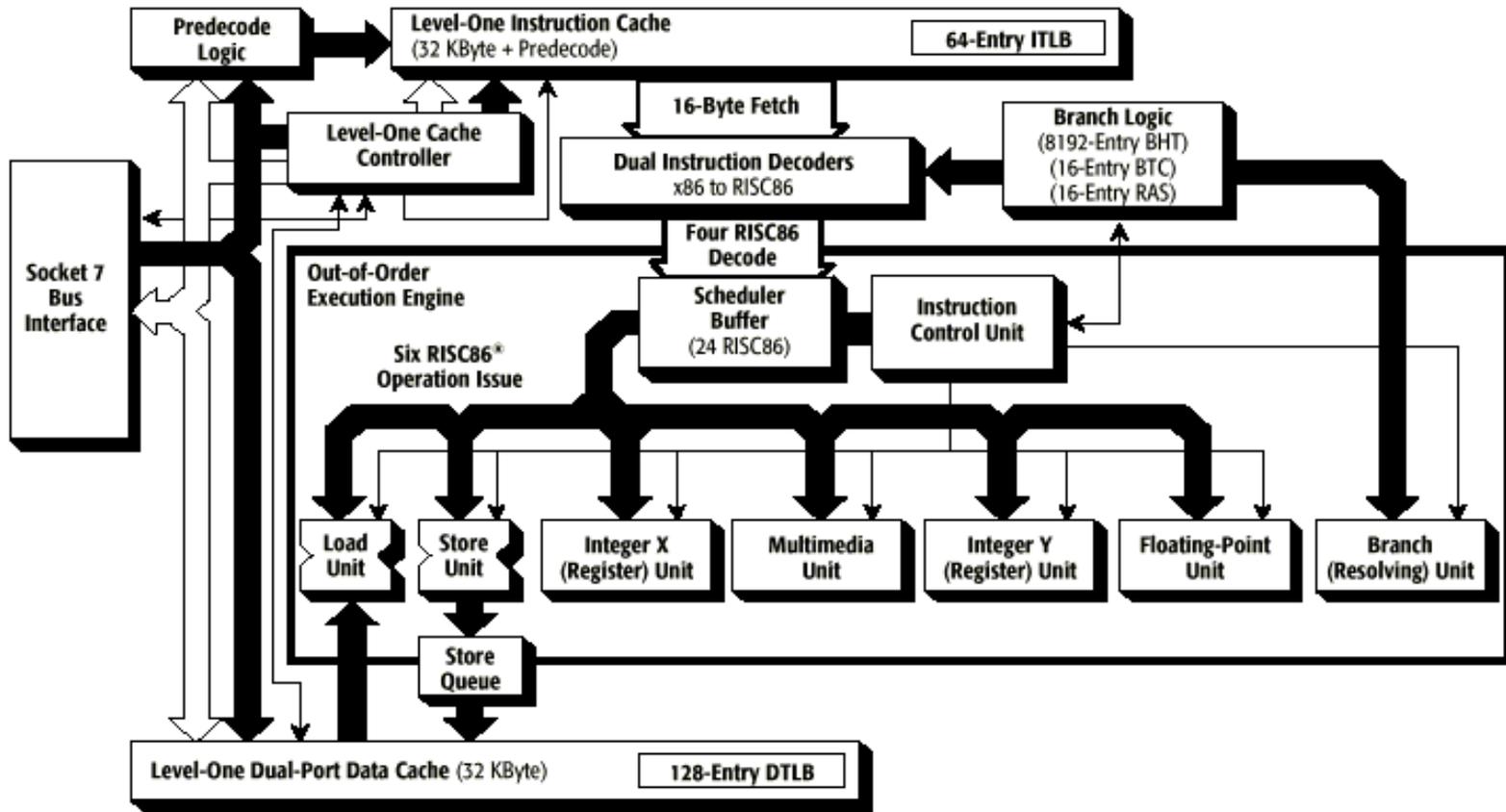
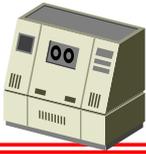


Figure 1. AMD-K6[®] Processor Block Diagram



Fuentes de información

- Arquitectura de computadores:
 - ◆ Texto y documentos base: ***Computer Organization and Architecture: Designing for Performance***, Sexta Edición. William Stallings. Ed. Prentice Hall, 2003. ISBN: 0-13-035119-9
 - <http://WilliamStallings.com>
 - <http://WilliamStallings.com/StudentSupport.html>
- Recursos en Internet:
 - ◆ <http://www.intel.com/>
 - Buscar en el Intel Museum
 - ◆ <http://www.ibm.com>
 - ◆ <http://www.dec.com>
 - ◆ PowerPC
 - ◆ Intel Developer Home
- Otras asignaturas del dpto.